

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-206571

(P2000-206571A)

(43)公開日 平成12年7月28日(2000.7.28)

(51)Int.Cl.⁷
 G 0 2 F 1/1365
 H 0 1 L 29/786
 21/336

識別記号

F I
 G 0 2 F 1/136
 H 0 1 L 29/78

マーク*(参考)

5 0 0
 6 1 2 D

(21)出願番号 特願2000-160(P2000-160)
 (22)出願日 平成12年1月4日(2000.1.4)
 (31)優先権主張番号 1 9 9 8 P 6 3 7 5 9
 (32)優先日 平成10年12月31日(1998.12.31)
 (33)優先権主張国 韓国 (KR)
 (31)優先権主張番号 1 9 9 9 P 6 6 0 2
 (32)優先日 平成11年2月27日(1999.2.27)
 (33)優先権主張国 韓国 (KR)
 (31)優先権主張番号 1 9 9 9 P 5 0 0 4 8
 (32)優先日 平成11年11月11日(1999.11.11)
 (33)優先権主張国 韓国 (KR)

検査請求 未請求 請求項の数53 O.L (全35頁)

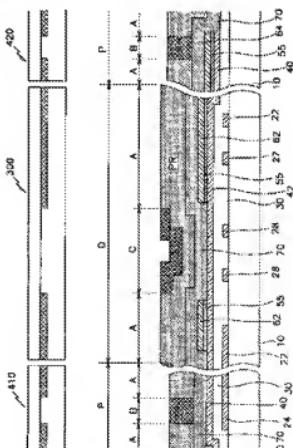
(71)出願人 380019839
 三星電子株式会社
 大韓民国京畿道水原市八達区梅慶洞1洞住公
 5 団地アパート521棟1107号
 (72)発明者 朴 嘉 用
 大韓民国忠青南道天安市九星洞473-15
 (72)発明者 尹 錦 英
 大韓民国忠青南道天安市九星洞473-15
 (74)代理人 100094145
 弁理士 小野 由己男 (外1名)

(54)【発明の名称】 被品表示装置用薄膜トランジスタ基板及びその製造方法

(57)【要約】

【課題】 TFT用薄膜トランジスタ基板の製造工程を単純化する。

【解決手段】 保護膜を蒸着した後、その上に陽性の感光膜Pを塗布する。光透過度が画面表示部Dと周辺部Pとで異なるマスクを通して感光膜に光を照射してから現像し、厚さが異なる感光膜パターンを形成する。画面表示部Dの感光膜パターンは薄い部分Cと厚い部分Aとからなり、周辺部Pの感光膜パターンは厚い部分Aと厚さがない部分Bとからなる。乾式エッチング方法を使用して、周辺部Pの部分B、即ちゲートパッド2.4上の保護膜7.0、半導体層4.2、ゲート絶縁膜3.0及びデータパッド6.4の上の保護膜7.0を除去すると共に、画面表示部Dの部分A、即ちドレーン電極6.6、データ線の一部以外のデータ記線を残す部分及びソースとドレーン電極との間を覆う部分の保護膜7.0を残し、部分Cの薄い感光膜とその下部の保護膜7.0及び半導体層4.2を除去する。



【特許請求の範囲】

【請求項 1】 画面表示部と周辺部とを含む絶縁基板上に、前記画面表示部のゲート線、ゲート電極及び前記周辺部のゲートパッドを含むゲート記録と、画面表示部の共通電極及び共通信号線を含む共通配線とを形成する段階と、

前記ゲートパッドの少なくとも一部分を露出し、かつ前記画面表示部内の前記基板及び前記ゲート記録とを覆うゲート絶縁膜パターンを形成する段階と、
前記ゲート絶縁膜パターン上に半導体層パターンを形成する段階と、

前記半導体層パターン上に接触層パターンを形成する段階と、

前記接触層パターン上に前記画面表示部内にデータ線、ソース電極及びドレーン電極と、前記周辺部内にデータパッドと、それぞれ含むデータ記録を形成する段階と、

前記データ記録の上に保護絶縁膜パターンを形成する段階と、

前記ドレーン電極と接続され、かつ画素信号線と画素電極とを含む画素記録を形成する段階とを含み、
部分に応じて厚さが異なる感光膜パターンを使用して前記ゲート絶縁膜パターンを形成し、前記感光膜パターンを用いたエッチング過程で前記保護絶縁膜パターン及び前記半導体層パターンと共に形成する液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2】 前記感光膜パターンは第 1 部分、前記第 1 部分より厚い第 2 部分、前記第 2 部分より厚い第 3 部分を有し、前記第 1 部分は前記ゲートパッドの上部に位置し、前記第 2 部分は前記画面表示部に位置する請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 3】 前記感光膜パターンは前記保護絶縁膜の上に形成され、

前記ゲート絶縁膜パターン、前記半導体層パターン及び前記保護絶縁膜パターンを形成する段階は、

一度のエッチング工程を通して前記第 1 部分の下の前記保護絶縁膜及び前記半導体層をエッチングすると共に前記第 2 部分をエッチングする段階と、

アッショング工程を通して前記第 2 部分を除去し、第 2 部分の下の前記保護絶縁膜を露出させる段階と、

前記感光膜パターンをマスクとして前記保護絶縁膜及び前記ゲート絶縁膜をエッチングして前記第 2 部分の下の前記半導体層を露出させると共に前記第 1 部分の下のゲートパッドを露出させる第 1 接触窓を形成する段階と、

前記感光膜パターンをマスクとして用い、前記第 2 部分の下の前記半導体層を除去する段階と、

を含む請求項 2 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 4】 前記第 1 部分の下の前記保護絶縁膜及び前

記半導体層をエッチングする段階で、前記データパッドを露出させる第 2 接触窓を形成する請求項 3 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 5】 前記第 1 接触窓を形成する段階で、前記データパッドを露出させる第 2 接触窓を形成する請求項 3 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 6】 前記第 1 接触窓を形成する段階で、前記ドレーン電極を露出させる第 2 接触窓を形成する請求項 3 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 7】 前記第 1 部分の下の前記保護絶縁膜及び前記半導体層をエッチングする段階で、前記ドレーン電極を露出させる第 2 接触窓を形成する請求項 3 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 8】 前記画面電極を形成する段階で、露出されている前記ゲートパッドと前記データパッドとをそれぞれ覆う補助ゲートパッドと補助データパッドとを形成する請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 9】 前記感光膜パターンを透過率の異なる光マスクを用いた露光によって形成し、前記第 2 部分に対応する前記光マスクの透過率は前記第 1 部分に対応する前記光マスクの透過率の 2.0%ないし 6.0%であり、前記第 3 部分に対応する前記光マスクの透過率は 3%未満である請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 10】 前記光マスクはマスク基板と少なくとも 1 つ以上のマスク層とを有し、前記第 1 部分及び前記第 2 部分に対応する部分の光透過率の差は前記マスク層を光透過率が互いに異なる物質から形成することによって調節する請求項 9 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 11】 前記光マスクはマスク基板と少なくとも 1 つ以上のマスク層とを有し、前記第 1 部分及び前記第 2 部分に対応する部分の光透過率の差は前記マスク層に露光器の分解能より小さな大きさのスリットまたはグリッドパターンを形成することによって調節する請求項 9 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 12】 前記光マスクはマスク基板と少なくとも 1 つ以上のマスク層とを有し、前記第 1 部分及び前記第 2 部分に対応する部分の光透過率の差は前記マスク層に露光器の分解能より小さな大きさのスリットまたはグリッドパターンを形成することによって調節する請求項 9 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 13】 前記保護膜パターンは前記データ線の一部を露出させる第 1 接触窓を有しており、前記画素記録を形成する段階で、前記第 1 接触窓を通して前記データ線と接続される補助データ線を形成する請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 1 4】前記感光膜パターーンは陽性感光膜である請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 1 5】ゲート線及びゲート線と連結されるゲート電極を含むゲート配線と、共通電極を含む共通配線とを絶縁基板の上に形成する段階と、

前記ゲート配線及び共通配線を覆うゲート絶縁膜を形成する段階と、

前記ゲート絶縁膜の上に半導体パターーンを形成する段階と、

前記半導体パターーンの上に接触層パターーンを形成する段階と、

前記接触層の上に互いに分離されて形成されているソース電極及びドレーン電極と、前記ソース電極と連結されたデータ線を含むデータ配線とを形成する段階と、

前記ドレーン電極の一部以外の前記データ配線を覆う保護膜パターーンを形成する段階と、

前記ドレーン電極と連結されて前記共通電極と共に電場を生成する漏素電極を、前記データ配線と異なる層に形成する段階と、

を含み、

前記ソース及びドレーン電極の分離は感光膜パターーンを用いた写真エッチング工程を通して行われ、前記感光膜パターーンは前記ソース電極及びドレーン電極の間に位置する第 1 部分と前記第 1 部分より厚い第 2 部分と前記第 1 部分より薄い第 3 部分とを含む液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 1 6】前記写真エッチング工程に使用されるマスクは、一番目の部分、前記一番目の部分より少ない光を透過させる二番目の部分及び前記一番目及び二番目の部分より多い光を透過させる三番目の部分を含み、

前記感光膜パターーンは陽性感光膜であり。

前記マスクの一番目、二番目及び三番目の部分は、前記感光膜パターーンの第 1、第 2 及び第 3 部分にそれぞれ応するように露光過程で整列される請求項 1 5 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 1 7】前記一番目の部分は光の一部分を透過させ、前記二番目の部分は光の大部分を遮断し、前記三番目の部分は光の大部分を透過させる請求項 1 6 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 1 8】前記マスクの一一番目の部分は、半透明膜を含む請求項 1 7 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 1 9】前記マスクの一一番目の部分は、前記露光段階で使用される光露の分解能より大きさが小さいパターーンを含む請求項 1 7 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 0】前記感光膜パターーンの第 1 部分を、リフローを通して形成する請求項 1 5 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 1】前記感光膜パターーンの第 1 部分の厚さは前記第 2 部分の厚さの半分以下である請求項 1 5 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 2】前記感光膜パターーンの第 2 部分の厚さは 1 μm ないし 2 μm である請求項 2 1 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 3】前記感光膜パターーンの第 1 部分の厚さは 2, 000 ～ 5, 000 Å の範囲である請求項 2 2 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 4】前記データ記録、前記接触層パターーン及び前記半導体パターーンを、1 つのマスクを使用して形成する請求項 1 5 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 5】前記ゲート絶縁膜、前記半導体パターーン、前記接触層パターーン及び前記データ配線の形成段階は、

前記ゲート絶縁膜、半導体層、接触層及び導電層を蒸着する段階と、

前記導電層の上に感光膜を塗布する段階と、

前記感光膜を、前記マスクを通して露光する段階と、前記感光膜を現像して前記第 2 部分が前記データ記録の上部に位置するように前記感光膜パターーンを形成する段階と、

前記第 3 部分の下の前記導電層と当該導電層の下部の接触層と半導体層、前記第 1 部分と当該第 1 部分の下の前記導電層と接触層及び前記第 2 部分の一部をエッチングし、それぞれ前記導電層、前記接触層、前記半導体層からなる前記データ記録、前記接触層パターーン及び前記半導体パターーンを形成する段階と、

前記感光膜パターーンを除去する段階とを含む請求項 2 4 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 6】前記データ記録、前記接触層パターーン及び前記半導体パターーンの形成段階は、

前記第 3 部分の下の前記導電層を湿式または乾式エッチングして前記接触層を露出させる段階と、

前記第 3 部分の下の接触層及び当該接触層の下の前記半導体層を前記第 1 部分と共に乾式エッチングし、前記第 3 部分の下の前記ゲート絶縁膜と前記第 1 部分の下の前記導電層とを露出させると共に、前記半導体層からなる前記半導体パターーンを完成する段階と、

前記第 1 部分の下の前記導電層と当該導電層の下の前記接触層とをエッチングして除去することによって、前記データ配線と前記接触層パターーンと、

を完成する段階とを含む請求項 2 5 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 7】前記第 1 部分は前記データ記録の周辺部に対応する部分をさらに含む請求項 2 6 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 2 8】前記ゲート記録は前記ゲート線に連結さ

れて外部から信号の伝達を受けるゲートパッドをさらに含み、前記データ記録は前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、前記保護膜パターン及び前記ゲート絶縁膜は前記ゲートパッド及び前記データパッドを露出させる第1及び第2接触窓を有しております。

前記第1及び第2接触窓を通して前記ゲートパッド及び前記データパッドと連結され前記画素電極と同一な層に補助ゲートパッド及び補助データパッドを形成する段階をさらに含む請求項15に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項29】前記保護膜パターンは前記データ線を露出させる第1接触窓を有しております。

前記第1接触窓を通して前記データ線と連結される補助データ線を、前記保護膜の上部に形成する段階をさらに含む請求項15に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項30】基板と、

前記基板の上に形成されており、横方向に伸びているゲート線と前記ゲート線に連結されたゲート電極とを含むゲート記録と、

前記基板の上に形成されており、前記ゲート線と同一な方向に伸びている共通信号線及び前記共通信号線に連結された共通電極を含む共通記録と、

前記基板の上に形成されており、前記共通電極と平行に配列されている画素電極を含む画素記録と、

前記ゲート記録、共通記録及び画素記録を覆っているゲート絶縁膜と、

前記ゲート絶縁膜の上に形成されており、半導体からなる半導体パターンと、

前記半導体パターンの上に形成されており縦方向に伸びているデータ線と、前記データ線に連結されたソース電極と、前記ソース電極と分離されて前記ゲート電極を中心にして前記ソース電極と対向するドレーン電極とを含むデータ記録と、

前記データ記録の上に形成されており、前記ゲート絶縁膜と共に前記ドレーン電極及び前記画素記録を露出させる第1接触窓を形成する保護膜パターンと、

前記保護膜パターンの上に形成されており、前記第1接触窓を通して前記ドレーン電極と前記画素記録とを連結する補助導電膜と、

を含む液晶表示装置用薄膜トランジスタ基板。

【請求項31】前記ゲート記録は前記ゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含み、前記データ記録は前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、前記保護膜パターン及び前記ゲート絶縁膜は前記ゲートパッド及び前記データパッドを露出させる第2及び第3接触窓を有しております。

前記第2及び第3接触窓を通して前記ゲートパッド及び

前記データパッドと連結され、かつ前記補助導電膜と同一な層に形成されている補助ゲートパッド及び補助データパッドをさらに含む、請求項30に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項32】前記補助導電膜は、前記共通記録と重疊して縦持容量を形成し透明な導電性物質であるITO(indium tin oxide)またはIZO(indium zinc oxide)からなる請求項30に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項33】前記保護膜パターンは前記データ線を露出させる第2接触窓を有しております。

前記第2接触窓を通して前記データ線と連結されており、前記補助導電膜と同一な層に形成されている補助データ線をさらに含む請求項30に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項34】前記補助データ線及び前記補助導電膜は、透明な導電性物質からなる請求項33に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項35】前記半導体パターンと前記データ記録との間に形成されており、不純物がドーピングされている接触層パターンをさらに含む、請求項30に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項36】前記接触層パターンは前記データ記録と同一な形態を有する、請求項35に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項37】前記半導体パターンは薄膜トランジスタのチャンネル部以外は前記データ記録と同一な形態である請求項30に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項38】前記半導体パターンは前記データ記録の外に出るよう形成されている請求項30に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項39】ゲート線及びゲート線と連結されたゲート電極を含むゲート記録と、共通電極を含む共通記録と、絶縁膜の上に形成する段階と、

前記ゲート記録及び共通記録を覆うゲート絶縁膜を形成する段階と、

前記ゲート絶縁膜の上に半導体パターンを形成する段階と、

前記半導体パターンの上に接触層パターンを形成する段階と、

前記接触層の上に、互いに分離されて形成されているソース電極及びドレーン電極と前記ソース電極と連結されたデータ線とを含むデータ記録を形成する段階と、

前記ドレーン電極の一部を除いて前記データ記録を覆う保護膜パターンを形成する段階と、

前記ドレーン電極と連結されて前記共通電極と共に電場を生成する画素電極を形成する段階とを含み、

前記ソース及びドレーン電極の分離は感光膜パターンを用いた写真エッキング工程を通して行われ、前記感光膜

パターンは前記ソース電極及びドレーン電極の間及び少なくとも前記画素電極の周辺部に位置する第1部分と、前記第1部分より厚い第2部分と、前記第1部分より薄い第3部分とを含む液晶表示装置用薄膜トランジスタ基板の製造方法。【請求項40】前記半導体パターンの一部は少なくとも前記画素電極の外に出るように形成する、請求項39に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項41】前記感光膜パターンを感光度が互いに異なる上部膜及び下部膜からなる二重膜から形成する、請求項39に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。【請求項42】絶縁基板と、

前記基板の上に形成されており、横方向のゲート線及び前記ゲート線の一部であるゲート電極を含むゲート配線と、前記ゲート線と平行な共通信号線及び前記共通信号線に連絡されて縦方向に伸びている線形の共通電極を含む共通配線と。

前記共通配線及び前記ゲート配線を覆うゲート絶縁膜と、

前記ゲート絶縁膜の上部に形成されており、一部は前記ゲート電極と重複している半導体パターンと。

前記半導体パターンの上部に形成されており、縦方向に形成されて前記ゲート線と交差するデータ線と、前記データ線と連絡されているソース電極と、前記ソース電極と分離されており前記ゲート電極を中心に前記ソース電極と対向するドレーン電極とを含むデータ配線及び前記ドレーン電極と連絡されており前記共通電極と平行に対向する線形の画素電極を含む画素配線とを含み、少なくとも前記画素電極の下部に形成された前記半導体パターンは前記画素電極の外に出るように形成されている、液晶表示装置用薄膜トランジスタ基板。

【請求項43】前記半導体パターンは前記画素電極の外に0.5μm以上出るように形成されている、請求項42に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項44】前記ゲート配線は前記ゲート線と連絡されて外部から走査信号の印加を受けるゲートパッドをさらに含み、

前記データ配線は前記データ線と連絡されて外部からデータ信号の印加を受けるデータパッドをさらに含み、前記ゲート絶縁膜と共に前記ゲートパッド及び前記データパッドをそれぞれ露出させる接触窓を有する保護膜をさらに含む、請求項42に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項45】前記ドレーン電極と前記画素電極とを連絡する画素信号線をさらに含み、

前記画素信号線は横方向に伸びている、請求項44に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項46】基板と、

前記基板の上に形成されており、横方向に伸びているゲート線と前記ゲート線に連絡されたゲート電極を含むゲート配線と、

前記基板の上に形成されており、前記ゲート線と同一な方向に伸びている共通信号線及び前記共通信号線に連絡された共通電極を含む共通配線と。

前記ゲート配線及び共通配線を覆っているゲート絶縁膜と、

前記ゲート絶縁膜の上に形成されており、半導体からなる半導体パターンと、

前記半導体パターンの上に形成されており、かつ縦方向に伸びているデータ線と、前記データ線に連絡されたソース電極と、前記ソース電極と分離されて前記ゲート電極を中心にして前記ソース電極と対向するドレーン電極とを含むデータ配線と。

前記データ配線及び前記半導体パターンの一部を覆っており、前記ドレーン電極を露出させる第1接触窓を有する保護膜パターンと、

前記保護膜パターンの上に形成され前記共通電極と平行に配列されて電場を形成する画素電極と、前記第1接触窓を通して前記画素電極と前記ドレーン電極とを連絡する画素信号線とを含む画素配線と、

を含む液晶表示装置用薄膜トランジスタ基板。

【請求項47】前記ゲート配線は前記ゲート線に連絡されて外部から信号の伝達を受けるゲートパッドをさらに含み、前記データ配線は前記データ線に連絡されて外部から信号の伝達を受けるデータパッドをさらに含み、前記保護膜パターン及び前記ゲート絶縁膜は前記ゲートパッド及び前記データパッドを露出させる第2及び第3接触窓を有しており、

前記第2及び第3接触窓を通して前記ゲートパッド及び前記データパッドと連絡され、かつ前記画素配線と同一な層に形成されている補助ゲートパッド及び補助データパッドをさらに含む、請求項46に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項48】前記画素配線は前記共通配線と重複して維持容量を形成する、請求項47に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項49】前記保護膜パターンは前記データ線を露出させる第2接触窓を有しており、

前記第2接触窓を通して前記データ線と連絡されており、前記画素配線と同一な層に形成されている補助データ線をさらに含み、請求項46に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項50】前記半導体パターンと前記データ配線との間に形成されており、不純物がドーピングされている接触層パターンをさらに含む、請求項46に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項51】前記接触層パターンは前記データ配線と同一な形態を有する、請求項50に記載の液晶表示装置

用薄膜トランジスタ基板。

【請求項 5 2】前記半導体パターンは薄膜トランジスタのチャンネル部以外は前記データ配線と同一な形態である。請求項 4 6 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 5 3】前記半導体パターンは前記データ配線の外に出るように形成されている。請求項 4 6 に記載の液晶表示装置用薄膜トランジスタ基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置用薄膜トランジスタ基板及びその製造方法に関するものである。

【0002】

【従来の技術】液晶表示装置は現在最も広く使用されている平板表示装置の1つであって、電極を形成するための2つの電極が形成されている2枚の基板とその間に挿入されている液晶層とからなり、電極に電圧を印加して液晶層の液晶分子を再配列することで光の透過率を調節する表示装置である。

【0003】2つの電極はそれぞれの基板に全て形成されることもでき、1つの基板に全て形成されることもできる。この時、スイッチング素子として、薄膜トランジスタを有する基板には少なくとも1つの電極が形成されている。一般的に、液晶表示装置の薄膜トランジスタ基板には、多数の電源電極と、画面電極に伝達される画像信号を制御する多数の薄膜トランジスタが形成されている。このような薄膜トランジスタ基板は多数のマスクを利用して形成する多様な方法が報文特許出願第95-189号で提案されている。しかし、実際に液晶表示装置の基板を完成するためには、それぞれの薄膜トランジスタに電気的信号を伝達するための配線が必要であり、各配線を外部の駆動回路に電気的に接続させるためのパッドが必要であるため、パッドを含んだ製造工程を提示しなければならない。しかし、韓国特許出願第95-189号にはパッドを形成する方法が記載されていない。

【0005】また、他の従来の技術として、A TFT Manufactured by 4Masks Process with New Photolithography (Chang Wook Hanなど、Proceedings of The 18th International Display Research Conference Asia Display '98, p. 1109-1112, 1998, 9.28-10.1) (以下、「アジアディスプレイ」と称する) に4枚のマスクを用いて薄膜トランジスタを製造する方法が記載されている。

【0006】

【発明が解決しようとする課題】一方、画面に印加された電圧を長時間保存するために維持電器を形成する場

合が普通である。維持電器は、ゲート電極及びゲート線と同一な層に形成された維持容量電極と、保護膜上に形成された画面電極とを重畳して形成する。ここで、維持容量電極はゲート絶縁膜、半導体層及び保護膜で覆われており、画面電極は下部のゲート絶縁膜で覆われていて、画面電極は基板上からゲート絶縁膜、半導体層及び保護膜からなる三層膜上にあげなければならないため段差が激しくなって断線が発生するおそれがある。

【0007】一方、前記韓国出願第95-189号に示すように、従来の一般的な写真エッチング工程は、感光膜を2つの部分、即ち、光に照射される部分と照射されない部分とに分けて露光させた後に現像することによって、感光膜が全然なったり一定の厚さで存在したりする。これによってエッチング深さも一定である。しかし、Han et al. には特定の部分のみにグリッドが存在するマスクを使用して陽の感光膜を露光することによって、グリッド部分に照射される光の量を減少させて他の部分より厚さの薄い部分が存在する感光膜パターンを形成する技術が記載されている。このような状態でエッチングを行うと、感光膜の下部のエッチング深さが異なるようになる。しかし、Han et al. の場合にはグリッドマスクで処理し得る領域が限定されているため広範囲な領域を処理することができなかったり、広範囲な領域を処理することができても全体的に均一なエッチング深さを有するように処理することは困難である。

【0008】また、米国特許第4, 231, 811号、第5, 618, 643号、第4, 415, 262号及び日本国特開昭61-1811130号などにもHan et al. の技術と類似した製造方法が開示され、同一な問題点を有している。本発明は前記問題点を解決するためのものであって、その目的は、液晶表示装置用薄膜トランジスタ基板の製造工程を単純化することによって製造原価を節減し収率を向上させることにある。

【0009】本発明の他の目的は、広い面積を互いに異なる高さにエッチングすると共に1つのエッチング深さにおいては均一なエッチング深さを有するようにすることにある。

【0010】

【課題を解決するための手段】本発明は前記のような課題を解決するために、一度の写真工程で部分的に異なる厚さを有する感光膜パターンを形成してゲートパッドを露出させる接触窓を少なくとも1つ以上の他の薄膜と共にパターンングしたり、データ配線とその下部の半導体パターンを共にパターンングして形成する。

【0011】この時、半導体パターンはデータ配線の外に出るように形成することができる。具体的には、画面表示部と周辺部とを含む絶縁基板の上に前記画面表示部のゲート線及びゲート電極と前記周辺部のゲートパッド

を含むゲート配線と画面表示部の共通電極及び共通信号線を含む共通配線とを形成する。次いで、ゲートパッドの少なくとも一部は覆わず、画面表示部の基板とゲート配線とを覆うゲート絶縁膜パターンの上部に半導体層パターンと接触層パターンとを形成する。次いで、接触層パターンの上に画面表示部のデータ線とソース電極及びドレーン電極と漏部のデータパッドとを含むデータ配線を形成し、データ配線の上に保護絶縁膜パターンを形成する。次いで、ドレーン電極と連結された画素信号線と画素電極とを含む画素配線を形成する。この時、ゲート絶縁膜パターンは部分に応じて厚さが異なる感光膜パターンを使用して形成し、感光膜パターンを用いたエッチング過程で保護絶縁膜パターン及び半導体パターンと共に形成する。

【0012】ここで、感光膜パターンは第1部分、第1部分より厚い第2部分、第2部分より厚い第3部分を有し、第1部分はゲートパッドの上部に位置し第2部分は前記画面表示部に位置するように整列するのが好ましい。感光膜パターンは前記保護絶縁膜の上に形成され、ゲート絶縁膜パターン、半導体層パターン及び保護絶縁膜パターンを形成するためには、まず、一度のエッチング工程を通して第1部分の下の保護絶縁膜及び半導体層をマスクすると共に第2部分をエッチングする。次いで、アッティング工程を通して第2部分を除去してその下の保護絶縁膜を露出させた後、感光膜パターンをマスクとして保護絶縁膜及びゲート絶縁膜をエッチングして第2部分の下の半導体層を露出させると共に第1部分の下のゲートパッドを露出させる第1接触窓を形成する。次いで、感光膜パターンをマスクとして第2部分で前記半導体層を除去する。

【0013】第1部分の保護絶縁膜及び半導体層をエッチングする段階でデータパッドを露出させる第2接触窓を形成することができ、第1接触窓を形成する段階でデータパッドを露出させる第2接触窓を形成することもできる。また、第1接触窓を形成する段階でドレーン電極を露出させる第2接触窓を形成することができ、第1部分の保護絶縁膜及び半導体層をエッチングする段階でドレーン電極を露出させる第2接触窓を形成することもできる。

【0014】また、画素電極を形成する段階で露出されているゲートパッドとデータパッドとをそれぞれ覆う補助ゲートパッドと補助データパッドとを形成することができる。感光膜パターンは透過率の異なる光マスクを用いた露光によって形成することができ、第2部分に対応する光マスクの透過率は第1部分に対応する光マスクの透過率の20%ないし50%であり、第3部分に対応する光マスクの透過率は3%未満であるのが好ましい。

【0015】この時、光マスクはマスク基板と少なくとも1つ以上のマスク層とを有し、第1部分及び第2部分に対応する部分の光透過率の差はマスク層を光透過率が

互いに異なる物質から形成することによって調節することができ、マスク層の厚さを変更することによって調節することができ、マスク層に露光器の分解能より小さな大きさのスリットまたはグリッドパターンを形成することによって形成することもできる。

【0016】保護膜パターンはデータ線の一部を露出させる多数の第1接触窓を有しており、画素配線を形成する段階で第1接触窓を通してデータ線と連結される補助データ線を形成することができる。ここで、感光膜パターンは感性感光膜であるのが好ましい。本発明による他の製造方法では、まず、絶縁基板の上にゲート線及びこれと連結されるゲート電極を含むゲート配線と共通電極を含む共通配線とを形成する。次いで、ゲート配線及び共通配線を覆うゲート絶縁膜、半導体パターン、半導体パターンの上に抵抗性接触層パターンを形成し、接触層の上に互いに分離されて形成されているソース電極とドレーン電極及びソース電極と連結されたデータ線を含むデータ配線を形成する。次いで、ドレーン電極の一部以外の前記データ配線を覆う保護膜パターンを形成し、ドレーン電極と連結されて前記共通電極と共に電場を生成し、前記データ配線と異なる層に画素電極を形成する。この時、ソース及びドレーン電極の分離は感光膜パターンを用いた写真エッチング工程を通して行われ、感光膜パターンはソース電極及びドレーン電極の間に位置する第1部分と第1部分より厚い第2部分及び第1部分より薄い第3部分を含む。

【0017】写真エッチング工程に使用されるマスクは一番目の部分、一一番目の部分より少ない光を透過させる二番目の部分及び一一番目及び二番目の部分より多い光を透過させる三番目の部分を含むのが好ましい。感光膜パターンは陽性感光膜であるのが好ましく、マスクの一番目、二番目、三番目の部分は露光過程で感光膜パターンの第1、第2、第3部分にそれぞれ対応するように整列されるのが好ましい。

【0018】ここで、一一番目の部分は光の一部分のみが透過されることができ、二番目の部分は光の大部分が遮断され、三番目の部分は光の大部分が透過されることができる。この時、マスクの一一番目の部分は光の一部のみを透過するために半透明膜を含むことができ、露光段階で使用される光源の分解能より大きさが小さいパターンを含むことができる。

【0019】感光膜パターンの第1部分はリフローを通して形成することができる。ここで、感光膜パターンの第1部分の厚さは第2部分の厚さの半以下であるのが好ましく、感光膜パターンの第2部分の厚さは1μmないし2μmであり、感光膜パターンの第1部分の厚さは2.000～5.000Åの範囲であるのが好ましい。

【0020】データ配線と接触層パターン及び半導体パターンを1つのマスクを使用して形成することができ。この時、ゲート絶縁膜、前記半導体パターン、前記

接触層パターン及び前記データ記録を形成するためにには、まず、ゲート绝缘膜、半導体層、接触層及び導電層を蒸着する。次いで、導電層の上に感光膜を被覆し、マスクを通して露光し、現像して第2部分がデータ記録の上部に位置するように感光膜パターンを形成する。次いで、第3部分の下の導電層とその下部の接触層及び半導体層、第1部分とその下の導電層及び接触層、そして第2部分の一部の厚さをエッチングしてそれぞれ導電層、接触層、半導体層からなるデータ記録線、接触層パターン、半導体パターンを形成し、感光膜パターンを除去する。

【0021】より詳しくは、データ記録、接触盤パターン、半導体パターンを形成するためには、まず、第3部分の下の導電層を露湿または乾式エッチングで接触盤を露出させ、第3部分の下の接触盤及びその下の半導体層を第1部分と共に乾式エッチングして第3部分の下のゲート絶縁層を露出させると共に半導体層からなる半導体パターンを完成する。次いで、アッシュ工程を通して第1部分を除去してその下の導電層を露出させ、第1部分の下の導電層とその下の接触盤とをエッチングして除去することによってデータ記録と接触盤パターンとを完成する。

【0022】第1部分はデータ線群の周辺部に対応する部分にも形成することができる。保護膜バッターンはデータ線を露出させる第1接触窓を有しており、保護膜の上部に第1接触窓を通して前記データ線と連絡され画面電極と同一層に接続するデータ線を形成することができる。このような方法で製造された液晶表示装置用薄膜トランジスタ基板には、基板の上に横向に伸びているゲート線とゲート線に連絡されたゲート電極とを含むゲート配線と；ゲート線と同一方向に伸びている共通信号線及び共通信号線に連絡された共通電極を含む共通配線と；共通電極と平行に配列されている画面電極を含む画面配線とが形成されている。ゲート配線、共通配線及び画面配線を覆っているゲート絶縁膜の上には半導体からなる半導体バッターンが形成されており、その上には綫方向に伸びているデータ線、データ線に連絡されたソース電極、ソース電極と分離されてゲート電極を中心にしてソース電極と対向するドレーン電極を含むデータ配線が形成されている。データ配線の上にはゲート絶縁膜と共にドレーン電極及び画面電極を露出させる第1接触窓を有する保護膜バッターンが形成されており、保護膜バッターンの上には第1接触窓を通してドレーン電極と画面配線とを連絡する補助導線が形成されている。

【0023】補助導電膜は共通配線と重畳して維持容量を形成するのが好ましく、透明な導電性物質であるITO (indium tin oxide) またはIZO (indium zinc oxide) からなるものが好ましい。保護膜バターンはデータ線を露出させる第2接続部を有することができ、第2接続部を溝にしてデータ線と連続されており、補助導電膜

と同一な層に補助データ線がさらに形成されることがある。

【0024】半導体パターンとデータ配線との間には不純物でドーピングされている抵抗性接觸層パターンがさらに形成されることができ、接觸層パターンはデータ配線と同一な形態を有することができる。半導体パターンとは、薄膜トランジスタチャネル部以外はデータ配線と同一な形態を有することができる。

【0025】この時、半導体パターンはデータ配線の外に出るように形成されることができる。本発明の他の製造方法では、絶縁基板の上にゲート絶縁及びこれと連結されたゲート電極を含むゲート配線と共通電極を含む共通配線とを形成する。ゲート配線及び共通配線を覆うゲート絶縁膜の上部に半導体バッテン及び抵抗性接觸部バッテンを形成し、接觸層の上に互いに分離されて形成されているソース電極とドレーン電極及びソース電極と連結されたデータ線を含むデータ配線を形成する。次いで、ドレーン電極の一部以外のデータ配線を覆う保護膜を外すを形成し、ドレーン電極と連結されて共通電極と共に電場を生成する感圧電極を形成する。この時、ソース及びドレーン電極の分離は感光膜パターンを用いた写真エッチング工程を通過して行われ、前記感光膜パターンはソース電極及びドレーン電極の間及び少なくとも感圧電極の周辺部に位置する第1部分と第1部分より厚い第2部分及び第1部分上部に隣接する第3部分を含む。

【0026】ここで、半導体パターンの一部は少なくとも画素電極の外に出来るように形成するのが好ましい。感光膜パターンは感光度が互いに異なる上部膜及び下部膜からなる二重膜から形成されるのが好ましい。このような方法で形成された液晶表示装置用薄膜トランジスタ基板には、基板の上に構成するゲート線及びゲート線の一部であるゲート電極を含むゲート記録と、ゲート線と平行な共通信号線及び共通信号線に通絡される線方向に伸びている線形の共通電極を含む共通配線とが形成されている。共通配線及びゲート記録を覆うゲート絶縁膜の上には一部は前記ゲート電極と重疊している半導体パターンが形成されており、半導体パターンの上部には線方向に伸びて前記ゲート線と交差するデータ線とデータ線と通絡されているソース電極とソース電極と分離されており、ゲート電極を中心にしてソース電極と対向するドレイン電極を含むデータ配線及びドレイン電極と通絡されており共通電極と平行に対向する線形の画素電極を含む画素配線が形成されている。この時、少なくとも画素電極の下部に形成された半導体パターンは画素電極の外に出来ることに耐え得ている。

【0027】ここで、半導体パターンは画素電極の外に0.5μm以上出るのが好ましい。ゲート配線はゲート線と連絡されて外部から走査信号の印加を受けるゲートバッドをさらには含み、データ配線はデータ線と連絡され外側からデータ信号の印加を受けデータバッドを

らに含み、ゲート絶縁膜と共にゲートパッド及びデータパッドをそれぞれ露出させる接触窓を有する保護膜をさらに含むことができる。

【0028】画面記録はドレーン電極と漏素電極とを連絡する画面信号線をさらに含むことができ、画面信号線は横方向に伸びているのが好ましい。本発明による他の液晶表示装置用薄膜トランジスタ基板には、基板の上に横方向に伸びているゲート線とゲート線に連絡されたゲート電極とを含むゲート配線と、ゲート線と同一の方向に伸びている共通信号線及び共通信号線に連絡された共通信号電極を含む共通信号線が形成されている。ゲート配線及び共通信号線を覆っているゲート絶縁膜の上部には半導体からなる半導体パターンが形成されており、その上には縦方向に伸びているデータ線、データ線に連絡されたソース電極、ソース電極と分離されてゲート電極を中心にしてソース電極と対向するドレーン電極を含むデータ配線が形成されている。データ配線及び半導体パターンの一部を覆っており、ドレーン電極を露出させる第1接触窓を有する保護膜パターンの上部には第1接触窓を通過してデータ線と連絡されており画面記録と同一の層に形成されている補助データ線をさらに含むことができる。

【0029】画面記録は共通信号線と重複して維持容量を形成するのが好ましい。保護膜パターンはデータ線を露出させる第2接触窓を有することができ、第2接触窓を通過してデータ線と連絡されており画面記録と同一の層に形成されている補助データ線をさらに含むことができる。

【0030】

【発明の実施の形態】以下、本発明の実施形態例について添付図面に基づいて詳しく説明する。第1実施形態例では、ゲートパッドを露出させる接触窓を他の1つ或いは複数の漏素と同時にバーナーニングし、画面表示部では他の薄膜のみをバーナーニングしゲート絶縁膜を残し、ゲートパッド部ではゲート絶縁膜を完全に除去する。

【0031】まず、図1ないし5に基づいて本発明の実施形態例による薄膜トランジスタ基板の構造について詳しく説明する。図1に示すように、1つの絶縁基板に同時に多数の液晶表示装置用パネル領域を形成する。例えば、図1のように、1つのガラス基板1に4つの液晶表示装置用パネル領域110、120、130、140を形成する。形成されるパネルが薄膜トランジスタパネルである場合、パネル領域110、120、130、140は多数の画面からなる画面表示部111、121、131、141と周辺部112、122、132、142とを含む。画面表示部111、121、131、141には、主に薄膜トランジスタ、記録及び漏素電極などが行列の形態に反復して配設されている。周辺部112、122、132、142には、駆動素子と連絡される要

素、即ち、パッドとその外の静電気保護回路などが配置される。

【0032】このような液晶表示装置を形成するには、通常、ステッパー(stepper)露光器を使用する。この露光器を使用する場合、画面表示部111、121、131、141及び周辺部112、122、132、142を多数の区域に分け、区域別に同一のマスクまたは異なるオマスクを使用して薄膜上にコートイングされた感光膜を露光し、露光した後に基板全体を現像して感光膜パターンを形成してから、下部の薄膜をエッチングすることによって特定の薄膜パターンを形成する。このような薄膜パターンを反復して形成することによって液晶表示装置用薄膜トランジスタ基板が完成される。

【0033】しかし、ステッパー露光器を使用せずに一度露光することもできる。また、1つの絶縁基板に1つの液晶表示パネルのみを形成することもできる。図2は図1の1つのパネル領域に形成された液晶表示装置用薄膜トランジスタ基板の記録を概略的に示した記録図である。図2に示すように、一点鉛線110に囲まれた画面表示部には多数の薄膜トランジスタ3と、それぞれの薄膜トランジスタ3に電的に連絡されている漏素電極9と、ゲート線2及びデータ線6を含む配線などが形成されている。画面表示部の外の周辺部には、ゲート線2の端に連絡されたゲートパッド24とデータ線6の端に連絡されたデータパッド64とが記録されている。静電気放電による素子破壊を防止するために、データ線2及びデータ線6をそれぞれ電気的に連絡して等電位に形成するためのゲート短絡線24及びデータ線短絡線64が記録されている。ゲート短絡線24及びデータ線短絡線64は短絡バー1連結部6を通じて電気的に連絡されている。この短絡バー4、5は後で除去される。これらを除去する時に基板を除去する様が図2の符号2である。又は、ゲート短絡線24及びデータ線短絡線64と、絶縁膜(図示していない)を間に置いている短絡バー1連結部6とを連絡するために絶縁膜に形成されている。

【0034】図2では薄膜トランジスタ基板に漏素電極のみが形成されている場合を例としてあげたが、次の具体的な実施形態例では漏素電極及び共通信号線の両方が全て薄膜トランジスタ基板に形成されている場合を例としてあげる。図3ないし5は、図2の画面表示部の薄膜トランジスタと漏素電極、共通信号線及び配線と周辺部のパッドを拡大して示したものであって、図3は配設図であり、図4及び5は図3のIV-IV'線及びV-V'線の断面図である。

【0035】まず、絶縁基板10の上にアルミニウム(A1)またはアルミニウム合金(A1 alloy)、モリブデン(Mo)またはモリブデンタングステン(Mo-W)合金、クロム(Cr)、タンタル(Ta)などの金属または導電体からなるゲート記録が形成されている。

ゲート配線は、横方向に伸びている走査信号線またはゲート線 22、ゲート線 22 の端に連絡されて外部からの走査信号の印加を受けてゲート線 22 に伝達するゲートパッド 24 及びゲート線 22 の一部である薄膜トランジスタのゲート電極 26 を含む。

【0036】また、基板 10 の上にはゲート配線と同一な物質からなる共通配線が形成されている。共通配線はゲート線 22 と平行に横方向に伸びている共通電極線 27 と、共通電極線 27 の幾方向の分枝である共通電極 28 とを含む。図示してはいないが、共通電極線 27 の端に形成されて共通電極信号の印加を受けて共通電極線 27 に伝達する共通電極線パッドが、ゲートパッド 24 とほぼ同じ形態に形成されている。

【0037】ゲート配線 22、24、26 は単一層から形成することもできるが、二重層または三重層から形成することもできる。二重層以上に形成する場合には、一層は抵抗の小さい物質から形成し、他の層は他の物質との接触特性の良好な物質から形成するのが好ましい。ゲート配線 22、24、26 及び共通配線 27、28 の上には塗化珪素 (SiN_x) などからなるゲート絶縁膜 30 が形成され、ゲート配線 22、24、26 及び共通配線 27、28 を覆っている。

【0038】ゲート絶縁膜 30 の上には水素化アモルファスシリコン (hydrogenated amorphous silicon) などの半導体からなる半導体パターン 42、48 が形成されている。半導体パターン 42、48 の上にはリン (P) などの半導体物質で高濃度でドーピングされている接触層パターン 55、56 が形成されている。接触層パターン 55、56 の上には、Mo または MoW 合金、Cr、Al または Al 合金、Ta などの導電物質からなるデータ配線が形成されている。データ配線は、縦方向に形成されているデータ線 62 と、データ線 62 の一端に連絡されて外部からの画像信号の印加を受けるデータパッド 64 と、データ線 62 の分枝である薄膜トランジスタのソース電極 65 とからなるデータ線部を含む。また、データ線部 62、64、65 と分離されておりゲート電極 26 に対してソース電極 65 の反対側に位置する薄膜トランジスタのドレーン電極 66 もデータ配線に含む。

【0039】データ配線 62、64、65、66 もゲート配線 22、24、26 と同様に単一層から形成することもできるが、二重層または三重層から形成することもできる。もちろん、二重層以上に形成する場合には一層は抵抗の小さい物質から形成し他の層は他の物質との接触特性が良好な物質から形成するのが好ましい。接触層パターン 55、56 は、その下部の半導体パターン 42、48 とその上部のデータ配線 62、64、65、66 との接觸抵抗を低下させる役割を果す。データ配線 62、64、65、66 と同一の形態を有する。即ち、データ線部用の接触層パターン 55 はデータ線部 62、64、65 と同一であり、ドレーン電極用の接触層パター

ン 56 はドレーン電極 66 と同一である。

【0040】一方、半導体パターン 42、48 は、画面表示部内でデータ配線 62、64、65、66 及び接触層パターン 55、56、58 と類似した形態を有する。具体的には、薄膜トランジスタのチャンネル部では、データ線部 62、64、65、特にソース電極 65 とドレーン電極 66 とが分離されており、データ線部用接触層 55 とドレーン電極用接触層パターン 56 とが分離されている。薄膜トランジスタ用半導体パターン 42 はここで切れずに連絡されて薄膜トランジスタのチャンネルを生成する。一方、周辺部の半導体パターン 48 はゲートパッド 24 部分以外の周辺部全体にわたって形成されている。

【0041】データ線部 62、64、65 及びドレーン電極 66 と半導体パターン 42 とは、保護膜 70 で覆われている。保護膜 70 は半導体パターン 42、48 とほぼ同じ形態を有しており、ドレーン電極 66、データ線 62 及びデータパッド 64 を露出させる接触窓 71、72、76 を有している。また、保護膜 70 はゲート絶縁膜 30 及び半導体パターン 42 と共にゲートパッド 24 を露出させる接触窓 74 を有しており、ゲート線 22 のうちのデータ線 62 と重複する部分以外の部分は覆っていない。保護膜 70 は塗化珪素またはアクリル系などの有機絶縁物質からなることができ、半導体パターン 42 のうちの少なくともソース電極 65 とドレーン電極 66 との間に位置するチャンネル部分を覆して保護する役割を果す。

【0042】ゲート線 22 及びデータ線 62 に囲まれた領域のゲート絶縁膜 30 の上には、共通電極線 27 と平行な画面信号線 87 及び共通電極 28 と平行な画面電極 88 が形成されている。画面信号線 87 は保護膜 70 の上に延長され、接触窓 71 を通してドレーン電極 66 と物極の、電気的に連絡され薄膜トランジスタから画像信号を受けて共通電極 27 と共に電場を生成する。

【0043】ここで、図面に示されてはいないが、画面信号線 87、88 または共通配線 27、28 を延長して互いに重疊しないように形成することによって、維持電極電器を形成することができる。保護膜 70 の上にはデータ線 62 に沿って形成されている補助データ線 82 が形成されている。補助データ線 82 は保護膜 70 に形成された接触窓 72 を通してデータ線 62 と連絡されている。また、補助データ線 82 はデータパッド 64 の上に延長され、接触窓 76 を通してデータパッド 64 と連絡される補助データパッド 86 を形成する。また、ゲートパッド 24 の上には接触窓 74 を通してこれと連絡される補助ゲートパッド 84 が形成されている。補助ゲートパッド 84 は、ゲートパッド 24 と外部回路装置との接続性を補完しゲートパッドを保護する役割を果すもので、必須のものではなく適用如何は選択的である。

【0044】以下、本発明の実施形態例による液晶表示

装置用基板の製造方法について図6 aないし図19と前述の図3ないし5とに基づいて詳しく説明する。まず、図6 a～8に示すように、金属などの導電体層をスパッタリングなどの方法で1,000 Åないし3,000 Åの厚さに蒸着し、第1マスクを用いて乾式または湿式エッチングして、基板10の上にゲート線22、ゲートパッド24及びゲート電極26を含むゲート配線と、共通電極線27、共通電極線バッド（図示しない）及び共通電極28を含む共通配線とを形成する。

【0045】次に、図9及び10に示すように、ゲート絶縁膜30、半導体層40、接觸層50をそれぞれ1,500～5,000 Å、500～1,500 Å、300～6,000 Åの厚さで連続して化成性光蒸着法により蒸着する。次いで、金属などの導電体層60をスパッタリングなどの方法で1,500～3,000 Åの厚さに蒸着する。次いで、第2マスクを用いて導電体層60及びその後の接觸層50をバーニングし、データ線62、データパッド64、ソース電極65などデータ線部とその下部のデータ線部接觸層バターン55など、ドレーン電極66など、その下部のドレーン電極用導電体バターン56などを形成する。

【0046】図12、図18及び図19に示すように、窒化珪素をCVD方法で蒸着したり有機絶縁物質をスピニコートイングして3,000 Å以上の厚さを有する保護膜70を形成する。その後、第3マスクを用いて保護膜70、半導体層40及びゲート絶縁膜30をバーニングし、接觸窓71、72、74、76を含むこれららのバターンを形成する。この時、周辺部Pではゲートパッド24の上の保護膜70、半導体層40及びゲート絶縁膜30を除去するが（データパッド64の上の保護膜70も除去）、画面表示部Dでは保護膜70及び半導体層40のみを除去して（ドレーン電極66及びデータ線62の一部の上の保護膜70も除去）必要な部分のみにチャンネルが形成されるように半導体層バターンを形成しなければならない。このために、部分に応じて厚さが異なる感光膜バターンを形成しきれをエッチングマスクにして下部の膜を乾式エッチングする。これを図13～19を通して詳しく説明する。

【0047】まず、保護膜70の上に感光膜PR、好みは、陽性の感光膜を5,000～30,000 Åの厚さに塗布した後、第3マスク300、410、420を通じて露光する。露光後の感光膜PRは、図13及び16に示すように、画面表示部Dと周辺部Pとで異なる。即ち、画面表示部Dの感光膜PRのうちの光に露出された部分Cは表層から一定の深さまでの光に反応して高分子が分解されその下では高分子がそのまま残っている。一方、周辺部Pの感光膜PRはこれとは異なって光に露出された部分Dが下部まで全て光に反応して高分子が分解された状態になる。ここで、画面表示部Dまたは周辺部Pで光に露出される部分C、Dは保護膜70が

除去される部分である。

【0048】このためには、画面表示部Dに使用するマスク300及び周辺部Pに使用するマスク410、420の構造を変更する方法を使用することが可能であり。ここでは3つの方法を提示する。第1の方法は、図15（a）及び（b）に示すように、マスク300、400は通常、基板310、410とその上のクロムなどからなる不透明なバターン層320、420、バターン層320、420及び露出された基板310、410を覆っているペリクル（pellicle）330、430からなる。画面表示部Dに使用されるマスク300のペリクル330の光透過率が、周辺部Pに使用されるマスク400のペリクル430の光透過率より低いように調整する。画面表示部Dのペリクル330の透過率が、周辺部Pのペリクル430の透過率の10%～80%、好みは2%～60%程度の範囲にあるようとする。

【0049】第2の方法は、図16及び17に示すように、画面表示部Dのマスク300には全面にわたってクロム層350を約100～300 Åの厚さに残して透過率を低める。一方、周辺部Pのマスク400にはこのようなクロム層を残さない。この時、画面表示部Dに使用されるマスク300のペリクル340は周辺部Pのペリクル430と同一な透過率を有するようになることが可能である。

【0050】ここで、前記2つの方法を混用して使用することができるのを勿論である。前記2つの方法はステッパーを使用した分割露光の場合に適用し得るものであって、画面表示部Dと周辺部Pとが異なるマスクを使用して露光されるため可能なのである。このように分割露光する場合にはこれ以外にも画面表示部Dと周辺部Pとの露光時間を見なるようにすることによって厚さを調整することができる。

【0051】しかし、画面表示部Dと周辺部Pとを分割露光せずに1つのマスクを使用して露光することもできる。この場合には適用されることができるマスクの構造を図17に基づいて詳しく説明する。台3の方法では、図11に示すように、マスク500の基板510の上には透過率調節膜550が形成されている。透過率調節膜550の上にはバターン層520が形成されている。透過率調節膜550の下部だけなく全面にわたって形成されているが、周辺部Pではバターン層550の下部のみに形成されている。つまり、基板510の上には高さの異なる2つ以上のバターンが形成されていることになる。

【0052】勿論、周辺部Pでも透過率調節膜を形成することができるが、この場合には周辺部Pの透過率調節膜の透過率が画面表示部Dの透過率調節膜550の透過率より高くななければならない。このような透過率調節膜550を有する光マスク500を製造する時には、まず、基板500の上に透過率調節膜550と、この透過

率調節膜 5 5 0 とはエッチング比が異なるパターン層 5 2 0 とを連続して積層する。全面にわたって感光膜（図示しない）を塗布し露光、現像した後、感光膜をエッチングマスクにしてパターン層 5 2 0 をエッチングする。残っている感光膜を除去した後、再び周辺部 P の接舷窓に対応する位置の透過率調節膜を露出させる新たな感光膜パターン（図示しない）を形成してから、これをエッチングマスクにして透過率調節膜 5 5 0 をエッチングすることによって光マスク 5 0 0 を完成する。

【0053】このような方法以外にも光源の分解能より小さな大きさのスリットまたは格子形態の微細パターンを有するマスクを使用して透過率を調節することもできる。感光膜 P R のうち、下部に反射率の高い金属性層、即ちゲート配線 2 2、2 4、2 6、共通配線 2 7、2 8 またはデータ配線 6 2、6 4、6 5、6 6 がある部分は、反射された光によって露光時に他の部分より光の照射量が多くなるおそれがある。これを防止するために下部からの反射光を遮断する層をおいたり着色された感光膜 P R を使用することができる。

【0054】このような方法で感光膜 P R を露光した後で現像すると、図 1 及び 1 4 において、メッシュ表示された部分が除去された感光膜パターン P R が形成される。即ち、ゲートパッド 2 4 及びデータパッド 6 4 の上には感光膜が形成されていない。ゲートパッド 2 4 及びデータパッド 6 4 以外の全ての周辺部 P 及び画面表示部 D では、データ線 6 2、6 4、6 5 及びドレーン電極 6 6 と、これらの間の半導体層 4 0 の上部には薄い感光膜 A が形成されている。画面表示部 D では、ドレーン電極 6 6 の上部及びデータ線 6 2 の一部及びその他の部分には薄い感光膜 B が形成される。

【0055】この時、感光膜 P R の薄い部分の厚さは、最初の厚さの約 1/4 ～ 1/7 程度、即ち、3 5 0 ～ 1 0, 0 0 0 Å 程度、より好ましくは、1, 0 0 0 ～ 6, 0 0 0 Å である。一例をあげると、感光膜 P R の最初の厚さと 2 5, 0 0 0 ～ 3 0, 0 0 0 Å とし、画面表示部 D の透過率を 3 0 % とすることで薄い感光膜の厚さを 3, 0 0 0 ～ 5, 0 0 0 Å とすることができます。しかし、残す厚さは乾式エッチングの工程条件によって決定されなければならないので、このような工程条件に応じてマスクのペリクリル、残留クロム層の厚さまたは透過率調節膜の透過率や露光時間などを調節しなければならない。

【0056】このような薄い厚さの感光膜は、通常の方法で感光膜を露光、現像した後にリフローを通じて形成することもできる。次いで、乾式エッチング方法で感光膜パターン P R 及びその下部の膜、即ち、保護膜 7 0、半導体層 4 0 及びゲート絶縁膜 3 0 に対するエッチングを進める。この時、前記で言及したように、感光膜パターン P R のうちの A 部分は完全に除去されずに残っていなければならず、B 部分の下部の保護膜 7 0、半導体層

4 0 及びゲート絶縁膜 3 0 が除去されなければならず、C 部分の下部では保護膜 7 0 及び半導体層 4 0 のみを除去しゲート絶縁膜 3 0 は除去されなければならない。

【0057】このためには、感光膜パターン P R とその下部の膜とを同時にエッチングすることができる乾式エッチング方法を使用すると、図 1 8 及び 1 9 に示すように、感光膜の B 部分の下部の保護膜 7 0、半導体層 4 0 及びゲート絶縁膜 3 0 の 3 つの層と、C 部分の薄い厚さの感光膜、保護膜 7 0 及び半導体層 4 0 の 3 つの層とを同時にエッチングすることができる。但し、画面表示部 D のデータ線 6 2 の一部及びドレーン電極 6 6 部分と、周辺部 P のデータパッド 6 4 部分とでは、導電部層 6 0 が除去されないようにエッチング選択性がある条件を選択しなければならない。この時、感光膜パターン P R の A 部分もある程度の厚さまでエッチングされる。

【0058】従って、一層のマスク工程と乾式エッチング方法とを通じて、画面表示部 D では保護膜 7 0 及び半導体層 4 0 のみを除去して接舷窓 7 1、7 2 及び半導体

パターン 4 2 を形成することができる。また、周辺部 P

では保護膜 7 0、半導体層 4 0 及びゲート絶縁膜 3 0 を全て除去して接舷窓 7 4、7 6 を形成することができる。

【0059】最後に、残っている A 部分の感光膜パターンを除去し、図 3 ～ 5 に示すように、4 0 0 ～ 5 0 0 Å の厚さの導電部層を蒸着し、第 4 マスクを使用してエッチングして画面信号線 8 7 及び画面電極 8 8、補助データ線 8 2、補助ゲートパッド 8 4 及び補助データパッド 8 6 を形成する。このように、本実施形態例ではゲートパッド 2 4 を露出させる接舷窓 7 4 を保護膜パターン 7 0 及び半導体パターン 4 2、4 8 と共に 1 のマスクを用いて形成する場合を説明しているが、接舷窓 7 4 はその他の膜をバーニングする時に共に形成することもでき、これは当業者として当然に考えることができる範囲にある。特に、本発明は乾式エッチング方法でエッチングされる薄膜のバーニングに有効な方法である。

【0060】本発明の第 2 及び第 3 実施形態例では、同一層に形成されるソース電極とドレーン電極とを分離する時に 2 つの電極の間に薄い感光膜パターンを形成することによって、半導体パターンとデータ配線とと共に形成する製造工程を単純化する。まず、図 2 0 ～ 2 2 に基づいて本発明の第 2 実施形態例による液晶表示装置用薄膜トランジスタ基板の構造について詳しく説明する。

【0061】図 2 0 は本発明の第 2 実施形態例による液晶表示装置用薄膜トランジスタ基板の配置図である。図 2 1 及び 2 2 はそれぞれ図 2 0 に示す薄膜トランジスタ基板の X 1 V ～ X 1 V' 線及び X 5 V ～ X 5 V' 線の断面図である。まず、絶縁基板 1 0 の上にゲート配線 2 2、2 4、2 6、共通配線 2 7、2 8 及び画面配線が形成される。画面配線は、共通電極 2 8 と平行に対向し、画像信号が

伝達される画素電極 2 5 及び画素電極 2 5 の下端に連絡されている。画素配線は、後述するドレーン電極 6 6 と連絡されて画素信号の伝達を受ける画素電極連絡部または画素信号線 2 3 を含む。

【0062】ゲート配線 2 2 、 2 4 、 2 6 、 共通配線 2 7 、 2 8 及び画素配線 2 3 、 2 5 は、單一層から形成することもできるが、二重層または三重層から形成することもできる。二重層以上に形成する場合には一層は抵抗の小さな物質から形成し、他の層は他の物質から形成するのが好ましい。特にパッド用物質として使用されるITOとの接触特性が良好な物質は好ましく用いられる。その理由は、外部と電気的に連絡されるパッド部を捕獲するために、パッド部は絶縁物質とパッド用物質と共に形成するためである。パッド用物質をITOから形成する場合、ITOとの接触特性が良好な物質としてはクロム(Cr)、モリブデン(Mo)、チタニウム(Ti)、タンタル(Ta)などがあり、Cr/AI(またはAI/合金)の二重層またはAI/Moの二重層をその例としてあげることができる。

【0063】ゲート配線 2 2 、 2 4 、 2 6 、 共通配線 2 7 、 2 8 及び画素配線 2 3 、 2 5 の上は、塗布塗素(SiNx)などからなるゲート絶縁膜 3 0 に覆われている。ゲート絶縁膜 3 0 の上には、薄膜トランジスタチャンネルが形成されるチャンネル部Cを含む半導体パターン 4 2 が形成されている。半導体パターン 4 2 の上には接触層パターン 5 、 5 6 が形成されている。

【0064】接触層パターン 5 5 、 5 6 の上にはデータ線 6 2 、 6 4 、 6 5 、 6 6 が形成されている。ここで、ドレーン電極 6 6 は画素電極連絡部 2 3 の上部まで延長されている。一方、半導体パターン 4 2 は、薄膜トランジスタのチャンネル部Cを除き、データ配線 6 2 、 6 4 、 6 5 、 6 6 及び接触層パターン 5 、 5 6 と同一な形態を有する。具体的には、薄膜トランジスタ用半導体パターン 4 2 はデータ配線及び接触層パターンの残りの部分と僅かに異なる。即ち、薄膜トランジスタのチャンネル部Cでデータ線部 6 2 、 6 4 、 6 5 、特にソース電極 6 5 とドレーン電極 6 6 とが分離しており、データ線部の中间層 5 5 とドレーン兼用接続層パターン 5 6 とが分離されている。しかし、薄膜トランジスタ用半導体パターン 4 2 はここで切れずに連続されて薄膜トランジスタのチャンネルを生成する。

【0065】データ配線 6 2 、 6 4 、 6 5 、 6 6 及びデータ配線で覆われない半導体パターン 4 2 を覆う保護膜 7 0 は、ゲート絶縁膜 3 0 と共にデータ線 6 2 、 データパッド 6 4 及びゲートパッド 2 4 を露出させる接触窓 7 2 、 7 6 、 7 4 を有している。また、ゲート絶縁膜 3 0 と共にドレーン電極 6 6 と画素信号線 2 3 を露出させる接触窓 7 1 を有している。

【0066】保護膜 7 0 の上には、データ配線と電気的に連絡されている補助データ配線が形成されている。補

助データ配線は、接触窓 7 2 、 7 6 を通してデータ配線 6 2 、 6 4 と連絡されている補助データ線部 8 2 、 8 6 を含む。さらに、補助データ配線は、接触窓 7 1 を通してドレーン電極 6 6 及び画素電極連絡部 2 3 と連絡されてこれを電気的に連絡し、共通電極 2 8 と一部重複して維持容量を形成する補助導電膜として補助画素信号線 8 7 を含む。ここでは、補助画素信号線 8 7 を共通電極 2 8 と重複させて維持容量を形成したが、ドレーン電極 6 6 のみを利用して維持容量を形成することもできる。また、維持容量を充分に確保するために、共通電極 2 8 とドレーン電極 6 6 とを、または補助画素信号線 8 7 を、多様に変形された構造から形成することができる。この時、補助データ配線 8 2 、 8 4 、 8 6 、 8 7 はITO(indium tin oxide)やIZO(indium zinc oxide)などの透明な導電物質または不透明な導電物質から形成されることができる。

【0067】以下、本発明の第2実施形態例による液晶表示装置用基板の製造方法について図23～39と前述の図20～22とにに基づいて詳しく説明する。まず、図23～25に示すように、金属などの導電体層をスパッタリングなどの方法で1,000～3,000 Åの厚さに蒸着し、第1マスクを用いて乾式または湿式エッチングして、ゲート線 2 2 、 ゲートパッド 2 4 及びゲート電極 2 6 を含むデータ配線と、共通信号線 2 7 及び共通電極 2 8 を含む共通配線と、画素電極 2 5 及び画素電極連絡部 2 3 を含む画素配線とを基板100の上に形成する。

【0068】その次、図26及び27に示すように、ゲート絶縁膜30、半導体層40及び中間層50を、それぞれ1,500～5,000 Å、500～2,000 Å、300～600 Åの厚さに化学気相蒸着法を用いて連続して蒸着する。次いで、金属などの導電体層60をスパッタリングなどの方法で1,500～3,000 Åの厚さに蒸着した後、その上に感光膜110を1～2 μmの厚さに塗布する。

【0069】その後、第2マスクを通じて感光膜110に光を照射した後で現像し、図28～30に示すように、感光膜パターン112、114のうちの薄膜トランジスタのチャンネル部C、即ちソース電極65とドレーン電極66との間に位置した第1部分114は、データ配線部A、即ちデータ配線62、64、65、66が形成される部分に位置した第2部分112より厚さが小さくなるようにし、その他の部分Bの感光膜は全て除去する。この時、チャンネル部Cに残っている感光膜114の厚さとデータ配線部Aに残っている感光膜112の厚さとの比は、後述するエッチング工程における工程条件に応じて異なるにしなければならない。具体的には、第1部分114の厚さを第2部分112の厚さの1/2以下とするのが好ましい。また、第2部分の厚さは1.6～1.9 μm程度に形成し、第1部分114の厚

さは2,000~5,000A以下、さらには3,000~4,000A程度に形成するのが好ましい。ここで、感光膜が陽性である場合、データ記録部Aの透過率は3%以下が好ましい。チャンネル部Cの透過率は20%~60%、より好ましくは30%~40%が好ましい。その他の部分の透過率は90%以上になるようにマスクを製作するのが好ましい。

【0070】このように、位置に応じて感光膜の厚さを異にする方法として多様なものがあり得、ここでは陽性感光膜を使用する場合に対して2つの方法を提示する。この場合、感光膜の厚さは通常的な厚さより厚い1.6~2μm程度に形成するのがよく、これは現像後に残った膜を容易に調節するようにするためである。そのうちの第1の方法は、マスクに解像度より小さいパターン、例えはスリットまたは格子形のバーナーを形成したり、半透明膜をおいて光の照射量を調節することである。この時、スリットパターンの線幅または間隔は露光時に使用される露光装置の分解能より小さいようにして透過率のみを調節することができるようしなければならない。一方、半透明膜を利用する場合にはマスクを製作する時に膜の厚さを調節して光の透過率を調節することができ、異なる透過率を有する多数の膜を多層膜として形成して光の透過率を調節することができる。この時、光の照射量を調節するためにはクロム(Cr)、MgO、MgSi、a-Siなどを利用することができる。

【0071】このように光の透過率を調節し得るスリットパターンまたは半透明膜が形成されているマスクを通して感光膜に光を照射すると、感光膜の高分子は光によって分解され、光の照射量が増加するほど高分子の分解程度が異なるようになる。光に完全に露出される部分の高分子が完全に分解される時に露光を終了すると、光に直接露出される部分に比べてスリットまたは半透明膜が形成されている部分の照射量が少ないので、この部分で感光膜分子は分解されない状態である。この時、露光時間を長くすると、全ての部分の高分子が完全に分解されるのでそのようにならないようにしなければならない。次いで、感光膜を現像すると、高分子が分解されない部分の感光膜はほぼ初期状態の厚さとして残り、スリットパターンまたは半透明膜によって光が少なく照射される部分には中間厚さの感光膜が残り、光によって完全に分解された部分には感光膜がほとんど残らない。このような方法を利用すると、部分的に異なる厚さを有する感光膜パターン112、114を形成することができる。

【0072】第2の方法は、感光膜のリフローを用いることである。この場合には、光が完全に透過し得る部分と光が完全に透過し得ない部分とに区分された通常のマスクを使用して感光膜が全然なかつたり一定の厚さで残っている通常の感光膜パターンを形成する。次いで、このような感光膜パターンをリフローさせて残っている感光膜が無い部分に流れるようにして中間厚さを有する新

たな感光膜パターンを形成する。

【0073】このような方法を通じて位置に応じて厚さが互いに異なる感光膜パターン112、114が形成される。次いで、感光膜パターン112、114及びその下部の膜、即ち導電体層60、半間層50及び半導体層40に対するエッチングを進める。この時、データ記録部Aにはデータ配線及びその下部の膜がそのまま残っており、チャンネル部Cには半導体層のみが残っていないなければならない。また、残りの部分Bには上記3つの層60、50、40が全て除去されてゲート絶縁膜30が露出されなければならない。

【0074】まず、図31及び32に示すように、残りの部分Bの露出されている導電体層60を除去してその下部の中間層50を露出させる。この過程では乾式エッチングまたは湿式エッチング方法を全般に使用することができる。エッチングは、導電体層60はエッチングされ感光膜パターン112、114はほとんどエッチングされない条件下で行うのが良い。しかし、乾式エッチングの場合、導電体層60のみをエッチングし感光膜パターン112、114をエッチングしない条件を探すのが難しいので、感光膜パターン112、114も共にエッチングされる条件下で行うことができる。この場合には湿式エッチングの場合より第1部分114の厚さを厚くすることにより、この過程で第1部分114が除去されて下部の導電体層60が露出されることが発生しないようになる。

【0075】導電体層60がM₀またはM₀W合金、A₁またはA₁合金、T_aのうちのいずれかである場合には、乾式エッチングまたは湿式エッチングのうちのいずれのものでも可能である。しかし、Crは乾式エッチング方法では除去されにくいため、導電体層60がCrであれば湿式エッチングのみを用いるのが良い。導電体層60がCrである湿式エッチングの場合にはエッチング液としてCe₆NH₆O₂を使用することができる。また、導電体層60がM₀またはM₀Wである乾式エッチングの場合のエッチング気体としては、CF₄とCH₄との混合気体またはCF₄とO₂との混合気体を使用することができる。後者の場合には感光膜に対するエッチング比もほぼ類似している。

【0076】このようにすると、図31及び32に示すように、チャンネル部C及びデータ記録部Bの導電体層、即ち、ソース/ドレーン用導電体パターン67のみが残りその他の部分Bの導電体層60は全て除去されることによってその下部の中間層50が露出される。この時、残った導電体パターン67はソース及びドレーン電極65、66が分離されずに連続されている点以外はデータ配線62、64、65、66の形態と同一である。また、乾式エッチングを使用する場合、感光膜パターン112、114もある程度の厚さでエッチングされる。

【0077】次いで、図33及び34に示すように、そ

他の部分日の露出された中間層 50 およびその下部の半導体層 40 を感光膜の第 1 部分 114 と共に乾式エッチング方法で同時に除去する。この時のエッチングは感光膜パターン 112、114 と中間層 50 および半導体層 40 (半導体層及び中間層はエッティング選択性がほとんど無い) が同時にエッティングされ、ゲート絶縁膜 30 はエッティングされない条件下で行わなければならぬ。とりわけ、特に、感光膜パターン 112、114 と半導体層 40 に対するエッティング比がほぼ同一な条件下でエッティングするのが好ましい。例えば、SF₆ と HC1 との混合気体または SF₆ と O₂ との混合気体を使用すれば、ほぼ同一の厚さで 2 つの膜をエッティングすることができる。感光膜パターン 112、114 と半導体層 40 に対するエッティング比が同一な場合、第 1 部分 114 の厚さは半導体層 40 の厚さと中間層 50 の厚さとの和と同一であるかそれより小さくなければならぬ。

【0078】このようにすると、図 3 及び 34 に示すように、チャンネル部 C の第 1 部分 114 が除去されてソース／ドレーン用導電体パターン 6 7 が露出され、その他の部分 B の中間層 50 及び半導体層 40 が除去されてその下部のゲート絶縁膜 30 が露出される。一方、データ記録部 A の第 2 部分 112 もエッティングされるので厚さが薄くなる。また、この段階で半導体パターン 42 が完成される。図面符号 57 はそれぞれソース／ドレーン用導電体パターン 6 7 の下部の中間層パターンを指す。

【0079】次いで、アッシング (aching) を通じてチャンネル部 C のソース／ドレーン用導電体パターン 6 7 の表面に残っている感光膜の残りものを除去する。アッシングする方法としてはプラズマ気体を利用したりマイクロ波 (microwave) を利用することができ、主に使用する組成物としては鈍素をあげることができる。次いで、図 35 及び 36 に示すように、チャンネル部 C のソース／ドレーン用導電体パターン 6 7 及びその下部のソース／ドレーン用中間層パターン 57 をエッティングして除去する。この時、エッティングはソース／ドレーン用導電体パターン 6 7 及び中間層パターン 57 の両方にに対して乾式エッティングのみを行うことができ、ソース／ドレーン用導電体パターン 6 7 に対しては満式エッティング、中間層パターン 57 に対しては乾式エッティングを行なうことができる。前者の場合、ソース／ドレーン用導電体パターン 6 7 及び中間層パターン 57 のエッティング選択性比が大きい条件下でエッティングを行うのが好ましい。エッティング選択性比が大きくなれば、チャンネル部 C に残る半導体パターン 42 の厚さを調節しにくいかからである。例えば、SF₆ と O₂ との混合気体を使用してソース／ドレーン用導電体パターン 6 7 をエッティングする。満式エッティングと乾式エッティングとを交互に行なう後者の場合、満式エッティングされるソース／ドレーン用導電体パターン 6 7 の側

面はエッティングされるが、乾式エッティングされる中間層パターン 57 はほとんどエッティングされないので階段形態に形成される。中間層パターン 57 及び半導体パターン 42 をエッティングする時に使用するエッティング気体の例としては、前記で言及した CF₄ と HC1 との混合気体または CF₄ と O₂ との混合気体をあげることができる。CF₄ と O₂ との混合気体を使用すれば均一な厚さで半導体パターン 42 を残すことができる。この時、図 36 に示すように、半導体パターン 42 の一部が除去されて厚さが薄くなることもでき感光膜パターンの第 2 部分 112 もこの時にある程度の厚さでエッティングされる。この時のエッティングはゲート絶縁膜 30 がエッティングされない条件下で行なわなければならぬ、第 2 部分 112 がエッティングされてその下部のデータ記録 6 2、6 4、6 5、6 6 が露出されないように感光膜パターンが厚いのが好ましい。

【0080】このようにすると、ソース電極 6 5 とドレーン電極 6 6 が分離されながらデータ記録 6 2、6 4、6 5、6 6 及びその下部の接触層パターン 55、56 とが完成される。最後に、データ記録部 A に残っている感光膜第 2 部分 112 を除去する。しかし、第 2 部分 112 の除去を、チャンネル部 C のソース／ドレーン用導電体パターン 6 7 を除去した後にその下の中間層パターン 57 を除去する前に行なうともできる。

【0081】また、データ記録を乾式エッティングの可能な物質から形成する場合には、前述のように数度の中間工程を経て、感光膜パターンの厚さを調節して一度のエッティング工程で接触層パターン、半導体層／パターン、データ記録を形成することができる。即ち、B 部分の金属層 6 0、接触層 50 及び半導体層 40 をエッティングする間、C 部分では感光膜パターン 114 及びその下部の接触層 50 をエッティングし、かつ A 部分では感光膜パターン 112 の一部のみをエッティングする条件を選択して、1 度の工程で形成することもできる。

【0082】前述のように、満式エッティングと乾式エッティングとを交互に行なつたり乾式エッティングのみを使用することができる。後者の場合には 1 種類のエッティングのみを使用するので工程が比較的簡便であるが、満したエッティング条件を探しが難しい。反面、前者の場合にはエッティング条件を探しが比較的容易であるが、工程が後者に比べて複雑である。

【0083】このようにしてデータ記録 6 2、6 4、6 5、6 6 を形成した後、図 37 ～ 39 に示すように窒化珪素を CVD 方法で蒸着したり有機絶縁物質をスピンドルティングし、厚さ 2、000 Å 以上の保護膜 70 を形成する。次いで、第 3 マスクを用いて保護膜 70 をゲート絶縁膜 30 と共にエッティングし、データ記録 6 2、ゲートパッド 2 4、データパッド 6 4 及びドレーン電極 6 6 と回路信号線 2 3 をそれぞれ露出させる接触窓 7 2、7 4、7 6 及び 7 1 を形成する。

【0084】最後に、図20～22に示すように、透明な導電物質または不透明な導電物質を蒸着し第4マスクを用いてエッチングして補助データ配線82、84、87及び補助ゲートパッド86を形成する。このように本実施形態例ではデータ配線62、64、65、66とその下部の接触層パターン55、56及び半導体パターン42を1つのマスクを用いて形成して製造工程を単純化することができる。また、データ記録を二重に形成して配線の断線を防止することができる。

【0085】また、本発明の実施形態例ではデータ配線62、64、65、66を形成した後で補助データ線82、84、87を形成したが、順序を変えて形成することもできる。本発明の第2実施形態例ではチャンネル部C以外の半導体パターン42とデータ配線62、64、65、66を同一の形態に形成したが、半導体パターン42がデータ配線62、64、65、66の外に出るようになるに形成することもできる。これについて図面に基づいて詳しく説明する。

【0086】図40は本発明の第3実施形態例による液晶表示装置用薄膜トランジスタ基板の配置図である。図41は図40のXX'IV～XX'IV'線の断面図であり、図42は図40のXXV～XXV'線の断面図である。図40～42に示すように、第3実施形態例による薄膜トランジスタ基板の構造は第2実施形態例と類似している。但し、半導体パターン42がデータ配線62、64、65、66の外に出るようになるに形成されている次いで、このような本発明の第3実施形態例による液晶表示装置用基板の製造方法について図43～47と前述の図40～42とにに基づいて詳しく説明する。図43～45は本発明の第3実施形態例による液晶表示装置用薄膜トランジスタ基板の製造工程を示した図面であって、図26及び27の次の段階を示したものである。

【0087】本発明の第3実施形態例による製造方法の大部分は第2実施形態例の製造方法と類似している。しかし、第2実施形態例と異なって、図43及び44に示すように、感光膜110を露布し第2マスクを用いた写真工程で感光膜パターン112、114を形成し、薄い厚さを有する感光膜パターン114を薄膜トランジスタのチャンネル部Cだけでなくデータ配線部Aの窓の周辺にも形成する。

【0088】次いで、図46及び47に示すように、第2実施形態例と同様に感光膜パターン112、114を用いて半導体パターン42を形成し、感光膜パターン112を用いてデータ配線62、64、65、66を半導体パターン42の内側に形成し、データ配線62、64、65、66または感光膜パターン112をマスクにして中間層50をエッチングして中間層パターン55、56を完成する。この時、半導体パターン42の一部がエッチングされ得る。

【0089】以後の製造工程を第2実施形態例と同様に

進め、図40～42に示すように、保護膜70と補助データ配線82、84、87及び補助ゲートパッド86とを形成する。本発明の第4実施形態例では半導体パターンが少なくともデータ配線及び画面配線の外に出るよう形成しながら、3枚のマスクを用いて薄膜トランジスタ基板を複数回に渡して形成する。まず、図48及び49に基づいて3枚のマスクを用いて製造された本発明の第4実施形態例による液晶表示装置用薄膜トランジスタ基板の構造について詳しく説明する。

【0090】図48は本発明の第4実施形態例による液晶表示装置用薄膜トランジスタ基板である。図49は図48に示す薄膜トランジスタ基板のX(X～X'X)X'線の断面図であって、薄膜トランジスタ部、画面部、ゲートパッド部及びデータパッド部を示す。絶縁基板10の上にゲート配線22、24、26及び共通配線27、28が形成されている。

【0091】ゲート配線22、24、26及び共通配線27、29を覆うゲート絶縁膜30の上部には半導体パターン42が形成されており、半導体パターン42の上には接触層55、56が形成されている。接触層55、56の上には、金属の單一膜やITO(indium tin oxide)またはIZO(indium zinc oxide)を含む多重膜などからなるデータ配線62、64、65、66及び画面配線68、69が形成されている。

【0092】ここで、接触層55、56とデータ配線62、64、65、66及び画面配線68、69は互いに同一の形態に形成されている。これらは、図48及び49に示すように、半導体パターン42の内側に半導体パターン42の幅より狭く半導体パターン42と類似した形態に形成されている。半導体パターン42とデータ配線62、64、65、66及び画面配線68、69との端部の段差は階段状に二重に形成される。特に、画像が表示される画面部で画面電極68とその下部に形成されている半導体パターン42との端部の段差を階段状に形成することによって以後に形成される保護膜のプロファイルを緩慢に形成してラビング不良による光漏れ現象を最小化することができる。

【0093】データ配線62、64、65、66及び画面配線68、69とこれらで覆われない半導体パターン42を覆う保護膜70とには、データパッド64を露出させる接触窓74が形成されている。この時、図49に示すように、半導体パターン42及びデータ配線62、64、65、66と画面配線68、69との端部の段差が階段状に二重に形成され、半導体パターン42とデータ配線62、64、65、66とを覆う保護膜70が緩慢に形成される。このように保護膜70で発生する隙縫が緩慢であれば、以後に形成される向接着をラビング(rubbing)する時に発生するラビング不良を最小化して光漏れ現象を減少させることができる。

【0094】次いで、このような本発明の第4実施形態

例による構造の液晶表示装置用薄膜トランジスタ基板の製造方法について図4 8及び4 9と図5 0～5 5に基づいて詳しく説明する。図5 0及び5 2は本発明の実施形態例によって製造する中間過程における薄膜トランジスタ基板の配置図であって、製造順序によって順に示したものである。図5 1、図5 3、図5 4及び図5 5はそれぞれ図5 0及び5 2のXXXXb～XXXXb'及びXXXX1b～XXXX1b'の断面図である。

【0095】まず、図5 0～5 1に示すように、掩蔽基板1 0の上部に第1マスクを用いた写真工程でバーニングし、ゲート線2 2、ゲート電極2 6及びゲートバッド2 4を含むゲート配線と、横方向の共通電極線2 7及び共通電極線2 7の分枝である複数の共通電極線2 8を含む共通配線とを形成する。その次に、図5 2及び図5 5に示すように、ゲート絶縁膜3 0と、アモルファシリコンからなる半導体層4 0と、ドーピングされたアモルファシリコン層5 0と、データ配線用金属あるいはITOまたはIZOを含む多重膜からなるデータ用溝体層6 0との4層構造を重複して積層する。その後、第2マスクを用いた1度の写真工程でバーニングし、半導体バターン4 2と接触層5 5、5 6とデータ配線6 2、6 4、6 5、6 6と箇素配線6 8、6 9とを形成する。この時、図5 2及び5 5に示すように、データ配線6 2、6 4、6 5、6 6と箇素配線6 8、6 9、とりわけ箇素電極6 8の外に出るように半導体バターン4 2を形成し、データバターンと半導体バターンとが二重の段階状段差を有するように形成するのが好ましい。その理由は、以後に形成される保護膜のプロファイル(profile)を緩慢にするためである。このためには部分的に厚さが異なる感光膜バターンを形成し、これをエッチングマスクにして下部の膜をエッチングしなければならない。これを図5 3及び5 4に基づいて詳しく説明する。

【0096】まず、図5 3に示すように、データ用溝体層6 0の上部に陽性の感光膜1 00を露布した後、第2マスク2 00を用いて露光する。この時、第2マスク2 00には、現像後に残る感光膜の厚さが異なるように形成するために、光の透過率が部分的に異なるものを使用する。第2マスク2 00において、データ配線及び箇素配線に対応する第1部分Aの光透過率は0～3%程度であり、第1部分A以外の半導体バターンに対応する第2部分Cの光透過率は2～6 0%程度、好ましくは3 0～4 0%程度であり、第1及び第2部分A、C以外の第3部分Bの光透過率は9 0%以上であるのが好ましい。図5 3に太線で示した部分は現像後に残る感光膜1 00の厚さを示す。この時、Bにに対応する部分の感光膜1 00は完全に除去してよい。Cにに対応する部分の感光膜1 00は2.000～5.000Å、好ましくは3.000～4.000Å程度残し、Aにに対応する部分では1.000Å以上残すのが好ましい。

【0097】この時、陽性の感光膜を使用することもで

き、Cにに対応する部分とBにに対応する部分とで感光膜の厚さを均一に形成するために、感光度の異なる上部膜及び下部膜からなる二重の感光膜を使用することもできる。また、透過される光の強さを異なるように調節するためにモザイク形態の凹凸や、透明または透明のパターン、スリットパターンを形成することができる、このような形態が形成されているコーティング膜を形成することもできる。また、光透過率の異なる薄膜を使用することもでき、薄膜の厚さを異にして透過率が異なるように調節することもできる。

【0098】この時、パターンまたは凹凸の大きさは露光段階で使用される光源の分解能よりも小さくなければならない。次いで、図5 4に示すように、部分的に異なる厚さを有する感光膜パターン1 00をエッチングマスクにして乾式エッチングでデータ用溝体層6 0、ドーピングされたアモルファシリコン層5 0及び半導体層4 0をエッチングし、半導体パターン4 2を完成する。ここで、ゲート絶縁膜3 0を露出させ半導体バターン4 2を完成する間に、A及びCにに対応する部分でも感光膜は一部エッチングされる。この時、半導体バターン4 2の線の上部Cにに対応する部分では感光膜1 00が完全に除去されないように、図5 3の工程で感光膜パターン1 00を十分な厚さで残すのが好ましい。

【0099】次いで、アッシング工程を実施して半導体パターン4 2の線の上部に薄く残っている感光膜1 00を除去し、残されたA部分の感光膜1 00をエッチングマスクにしてデータ溝体層6 0を乾式エッチングして、図5 2及び5 5に示すように、データ配線6 2、6 4、6 5、6 6及び箇素配線6 8、6 9を完成する。このように、透過率が異なるように調節することができるマスクを用いて感光膜の厚さを部分的に異なるように形成し、これをエッチングマスクとして使用すれば一つのマスクを用いたバーニング工程で半導体バターン4 2をデータ配線6 2、6 4、6 5、6 6及び箇素配線6 8、6 9の外に、好ましくは0.5μm以上、出るように形成することができる。

【0100】次いで、データ配線6 2、6 4、6 5、6 6及び箇素配線6 8、6 9またはその上部に残っている感光膜をマスクにして、露出されたドーピングされたアモルファシリコン層5 0をエッチングしてデータ配線及び箇素配線と同一な形態の接触層5 5、5 6を完成し、残留する感光膜をアッシング工程によって完全に除去する。

【0101】最後に、図4 8及び4 9に示すように、基板1 0の上部に保護膜7 0を積層し、ゲート絶縁膜3 0と共にバーニングして、ゲートバッド2 4及びデータバッド6 4を露出させる接触窓7 4、7 6を形成する。本発明の第5実施形態例では部分的に異なる厚さを有する感光膜バターンをエッチングマスクとして用いてデータ配線と半導体バターンとを共に形成し、箇素配線は保

護膜の上部に形成する。まず、図5 6及び5 7に基づいて本発明の第4実施形態例による液晶表示装置用薄膜トランジスタ基板の構造について詳しく説明する。

【0102】図5 6は本発明の第5実施形態例による液晶表示装置用薄膜トランジスタ基板であり、図5 7は図5 6に示した薄膜トランジスタ基板のXXXXV-XXXXV'線の断面図であって、薄膜トランジスタ部、画素部、ゲートパッド部及びデータパッド部を示す。絶縁基板10の上にゲート配線22、24、26及び共通配線27、28が形成されている。

【0103】ゲート配線22、24、26及び共通配線27、29を覆うゲート絶縁膜30の上部には半導体バターン42が形成されており、半導体バターン42の上には接触層55、56が形成されている。接触層55、56の上にはデータ配線62、64、65、66が形成されている。ここで、接触層55、56とデータ配線62、64、65、66とは互いに同一の形態に形成されている。第2実施形態例のように薄膜トランジスタのチャンネル部以外の半導体バターン42は、データ配線62、64、65、66及び接触層バターン55、56と同一な形態を有する。勿論、第3及び第4実施形態例のように半導体バターン42がデータ配線62、64、65、66の外に出るように形成されて階段状の段差を有するように形成されることもできる。

【0104】データ配線62、64、65、66とこれらで覆われない半導体バターン42を覆う保護膜70には、データ線62、ドレーン電極66及びデータパッド64をそれぞれ露出させる接触窓71、72及び76が形成されている。ゲート絶縁膜30と共にゲートパッド24を露出させる接触窓74も形成されている。ゲート線22及びデータ線62に囲まれた領域の保護膜70の上には、共通電極線27と平行で接触窓71を通してドレーン電極と連結されている画素信号線87及び共通電極28と平行な画素電極88を含む画素配線が形成されている。

【0105】ここで、図面に図示してはいないが、画素配線87、88または共通配線27、28を延長して互いに重疊するように形成することによって、維持蓄電器を形成することができる。保護膜70の上には、データ線62と重疊し接触窓72を通してデータ線62と連結されている補助データ線82、補助データ線82に連結されており接触窓76を通してデータパッド64と連結される補助データパッド86及び接触窓74を通してゲートパッド74と連結されている補助ゲートパッド84を含む補助配線が形成されている。ここで、補助パッド84、86は外部回路装置との接着性を補完しパッドを保護する役割を果すものであって必須のものではなく、適用如何は選択的である。

【0106】次いで、本発明の第5実施形態例による構造の液晶表示装置用薄膜トランジスタ基板の製造方法に

について図5 6及び5 7と図5 8～6 3に基づいて詳しく説明する。図5 8、6 0及び6 4は本発明の実施形態例によって製造する中間過程における薄膜トランジスタ基板の配置図で、製造順序によって順に示したものである。図5 9及び図6 1と、図6 2と、図6 3と及び6 5とは、それぞれ図5 8のXXXVIIb-XXXVIIb'線の断面図と、図6 0のXXXVIIb-XXXVIIb'線の断面図と、図6 4のXXXXb-XXXXb'線の断面図とである。

【0107】まず、図5 8～5 9に示すように、第4実施形態例のように絶縁基板10の上部に第1マスクを用いた写真エッチング工程で、ゲート線22、ゲート電極26及びゲートパッド24を含むゲート配線と共通電極線27及び共通電極28を含む共通配線とを形成する。次に、図6 0及び図6 3に示すように、ゲート絶縁膜30、アモルファスシリコンからなる半導体層40、ドーピングされたアモルファスシリコン層50及びデータ用導体層60の4層を連続して積層する。その後、第2マスクを用いた一度の写真工程でバーニングし、半導体バターン42、接触層55、56及びデータ配線62、64、65、66を形成する。この時にも半導体バターン42と接触層55、56とデータ配線62、64、65、66と1つのマスクを用いた写真エッチング工程で形成するには、第1ないし第4実施形態例と同様な方法で部分的に厚さが異なる感光膜パターンを形成し、これをエッチングマスクにして下部の膜をエッチングしなければならない。これを図6 1及び図6 2を通じて詳しく説明する。

【0108】まず、図6 1に示すように、データ用導体層60の上部に感光膜を塗布した後、第2実施形態例と同様な方法で第2マスクを用いて露光し現像して、感光膜パターン112、114を形成する。ここで、感光膜が陽性である場合、データ配線に対応する第1部分Aの光透過率は0～3%程度であり、薄膜トランジスタのチャンネル部である第2部分Cの光透過率は20～60%程度、好ましくは3.000～4.000A程度廻し、A部分112には1μm以上残すのが好ましい。

【0109】この時にも、それぞれの感光膜パターン112、114の厚さを均一に形成するために感光度の異なる上部膜及び下部膜からなる二重の感光膜を使用することができる。次いで、図6 2に示すように、部分的に異なる厚さを有する感光膜パターン112、114をエッチングマスクとして使用し、乾式エッチングでデータ用導体層60、ドーピングされたアモルファスシリコン層50及び半導体層40をエッチングしてまず半導体バターン42を完成する。ここで、ゲート絶縁膜30を露

出させ半導体パターン4-2を完成する間に感光膜パターン1-12、1-14も一部エッチングされる。この時、感光膜パターン1-14が完全に除去されないように図3-7bの工程で感光膜パターン1-14を十分な厚さで残すのが好ましい。

【0110】次いで、アッシング工程を実施して感光膜パターン1-14を除去し、残されたA部分の感光膜パターン1-12をエッチングマスクとしてデータ導体層6-0をエッチングして、図5-8及び図6-3に示すように、データ配線6-2、6-4、6-5、6-6を完成する。ここでも、半導体パターン4-2を第4実施形態例のようにデータ配線6-2、6-4、6-5、6-6の外に出るように形成することができる。

【0111】次いで、データ配線6-2、6-4、6-5、6-6またはその上部に残っている感光膜をマスクにして、露出されたドーピングされたアモルファスシリコン層5-0をエッチングして接触層5-5、5-6を完成する。残留する感光膜をアッシング工程を通じて完全に除去する。その次に、図6-4及び6-5に示すように、基板1-0の上部に保護膜7を積層しゲート絶縁膜3-0と共にパターンングしてデータ線6-2、ドレーン電極6-6、ゲートパッド2-4及びデータパッド6-4をそれぞれ露出させる接触窓7-2、7-1、7-4及び7-6を形成する。

【0112】最後に、図5-6及び5-7に示すように、基板1-0の上部に透明または不透明導電物質を積層しパターンングして、補助データ線8-2、補助データパッド8-6及び補助ゲートパッド8-4を含む補助配線と、耐熱性導電線8-7及び耐熱性電極8-8を含む耐熱性配線とを形成する。また、このような本発明の実施形態例による製造方法では平面駆動方式の液晶表示装置を例としてあげたが、反射膜を通して自然光を用いて画像を表示する反射型液晶表示装置の製造方法にも適用することができる。

【0113】

【発明の効果】以上のように、本発明は薄膜の新たな写真エッチング方法を通じて液晶表示装置用薄膜トランジスタ基板の製造工程数を減少させ、工程を単純化して製造原価を低下させることができる。また、広い面積を互いに異なる深さにエッチングしながら1つのエッチング深さに対しては均一なエッチング深さを有するようにする。また、配線を二重に形成することによって配線の断線を防止することができ、データ配線と耐熱性配線とを半導体パターンの内側に形成してこれらの段差を階段状に形成することによって上部に形成される保護膜のプロファイルを緩慢にしてラビング工程の際に発生する配向不良を最小化することができる。

【図面の簡単な説明】

【図1】本発明の実施形態例による液晶表示装置用薄膜トランジスタ基板を製造するための基板の領域を区分して示した図面である。

【図2】本発明の実施形態例による1つの液晶表示装置用薄膜トランジスタ基板に形成された素子及び配線を概略的に示した配置図である。

【図3】本発明の第1実施形態例による液晶表示装置用薄膜トランジスタ基板の配置図であって、図2の1つの断面及びパッドを中心にして拡大した図面である。

【図4】図3に示す薄膜トランジスタ基板のIV-IV'線の断面図である。

【図5】図3に示す薄膜トランジスタ基板のV-V'線の断面図である。

【図6】本発明の実施形態例によって製造する第1段階における薄膜トランジスタ基板の配置図である。

【図7】図4のIVb-IVb'線の断面図である。

【図8】図4のIVc-IVc'線の断面図である。

【図9】図6-8の次の段階における薄膜トランジスタ基板の配置図である。

【図10】図9のVII-VIIb'線の断面図である。

【図11】図9のVIIc-VIIc'線の断面図である。

【図12】図9-11の次の段階における薄膜トランジスタ基板の配置図である。

【図13】図12のVIIIb-VIIIb'線の断面図である。

【図14】図12のVIIIc-VIIIc'線の断面図である。

【図15】図12-14の段階で使用される光マスクの構造を示した断面図である。

【図16】図12-14の段階で使用される光マスクの構造を示した断面図である。

【図17】図12-14の段階で使用される光マスクの構造を示した断面図である。

【図18】図12のVIIIb-VIIIb'線の断面図であって、図1-3及び1-4の次の段階における断面図である。

【図19】図12のVIIIc-VIIIc'の断面図であって、図1-3及び1-4の次の段階における断面図である。

【図20】本発明の第2実施形態例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図21】図20に示す薄膜トランジスタ基板のXIV-XIV'線の断面図である。

【図22】図20に示す薄膜トランジスタ基板のXV-XV'線の断面図である。

【図23】本発明の第2実施形態例による薄膜トランジスタ基板を製造する第1段階における薄膜トランジスタ基板の配置図である。

【図24】図23のXVIb-XVIb'線の断面図である。

【図25】図23のIVc-IVc'線の断面図である。

【図26】図23のXVIb-XVIb'線の断面図であって、図24及び25の次の段階における断面図である。

【図27】図23のXVIc-XVIc'線の断面図であって、図24及び25の次の段階における断面図である。

【図 28】図 26 及び 27 の次の段階における薄膜トランジスタ基板の配置図である。

【図 29】図 28 の XVIIIb — XVIIIb' 線の断面図である。

【図 30】図 28 の XVIIIc — XVIIIc' 線の断面図である。

【図 31】図 28 の XVIIIb — XVIIIb' 線の断面図であって、図 29 及び 30 の次の段階における工程順序によって示した図面である。

【図 32】図 28 の XVIIIc — XVIIIc' 線の断面図であって、図 29 及び 30 の次の段階における工程順序によって示した図面である。

【図 33】図 28 の XVIIIb — XVIIIb' 線の断面図であって、図 29 及び 30 の次の段階における工程順序によって示した図面である。

【図 34】図 28 の XVIIIc — XVIIIc' 線の断面図であって、図 29 及び 30 の次の段階における工程順序によって示した図面である。

【図 35】図 28 の XVIIIb — XVIIIb' 線の断面図であって、図 29 及び 30 の次の段階における工程順序によって示した図面である。

【図 36】図 28 の XVIIIc — XVIIIc' 線の断面図であって、図 29 及び 30 の次の段階における工程順序によって示した図面である。

【図 37】図 35 及び 36 の次の段階における薄膜トランジスタ基板の配置図である。

【図 38】図 37 の XXIIb — XXIIb' 線の断面図である。

【図 39】図 37 の XXIIc — XXIIc' 線の断面図である。

【図 40】本発明の第 3 実施形態例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図 41】図 40 に示した薄膜トランジスタ基板を XXIV — XXIV' 線の断面図である。

【図 42】図 40 に示した薄膜トランジスタ基板を XXV — XXV' の断面図である。

【図 43】本発明の第 3 実施形態例による液晶表示装置用薄膜トランジスタ基板を製造する方法を示した図面であって、図 26 及び 27 の次の段階における図面である。

【図 44】本発明の第 3 実施形態例による液晶表示装置用薄膜トランジスタ基板を示した図面であって、図 26 及び 27 の次の段階における図面である。

【図 45】本発明の第 3 実施形態例による液晶表示装置用薄膜トランジスタ基板を製造する方法を示した図面であって、図 26 及び 27 の次の段階における図面である。

【図 46】図 44 及び 45 の次の段階における断面図である。

【図 47】図 44 及び 45 の次の段階における断面図である。

【図 48】本発明の実施形態例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図 49】図 48 に示した薄膜トランジスタ基板の XXI — XXI' の断面図である。

【図 50】本発明の実施形態例によって製造する中間過程における薄膜トランジスタ基板の配置図である。

【図 51】図 50 及び図 52 の XXXb — XXXb' 線の断面図である。

【図 52】本発明の実施形態例によって製造する中間過程における薄膜トランジスタ基板の配置図である。

【図 53】図 50 及び図 52 の XXXIb — XXXIb' 線の断面図である。

【図 54】図 52 の XXXIb — XXXIb' 線の断面図であって、図 53 の次の工程を示した断面図である。

【図 55】図 52 の XXXIb — XXXIb' 線の断面図であって、図 53 の次の工程を示した断面図である。

【図 56】本発明の第 5 実施形態例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図 57】図 56 に示す薄膜トランジスタ基板の XXIV — XXIV' 線断面図であって薄膜トランジスタ部及び画面部の断面図である。

【図 58】本発明の実施形態例によって製造する中間過程における薄膜トランジスタ基板の配置図である。

【図 59】図 58 の XXXVb — XXXVb' 線の断面図である。

【図 60】本発明の実施形態例によって製造する中間過程における薄膜トランジスタ基板の配置図である。

【図 61】図 60 の XXXVIIb — XXXVIIb' 線の断面図である。

【図 62】図 60 の XXXVIIb — XXXVIIb' 線の断面図であって、図 61 の次の工程を示した断面図である。

【図 63】図 60 の XXXVIIb — XXXVIIb' 線の断面図であって、図 61 の次の工程を示した断面図である。

【図 64】本発明の実施形態例によって製造する中間過程における薄膜トランジスタ基板の配置図である。

【図 65】図 64 の XXXXb — XXXXb' 線の断面図である。

【符号の説明】

3 薄膜トランジスタ

4 ゲート線絶縁バー

5 データ線絶縁バー

6 短絡バー・連結部

22 ゲート線

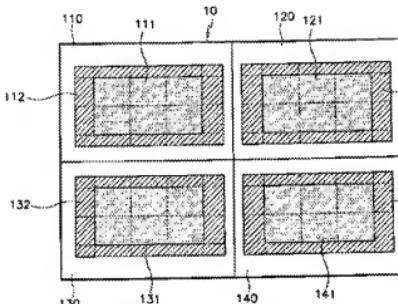
24 ゲートバッド

26 ゲート電極

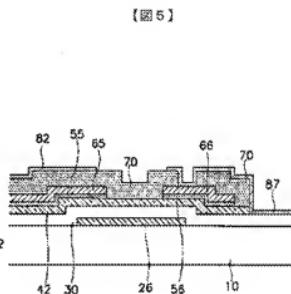
2.7 共通電極線
 2.8 共通電極
 3.0 ゲート絶縁膜
 6.2 データ線
 6.4 データパッド
 6.5 ソース電極
 6.6 ドレーン電極

70 保護膜
 71、72、74、76 接触窓
 90 画素電極
 110、120、130、140 液晶表示装置用パネル領域
 111、121、131、141 画面表示部
 112、122、132、142 画面部

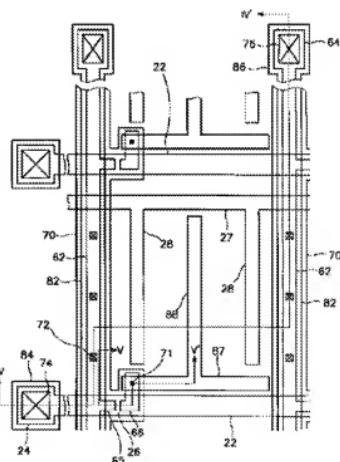
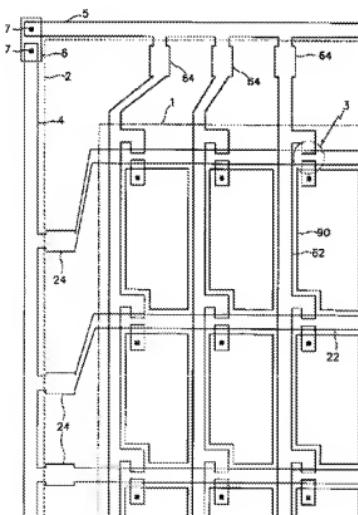
[圖 1]



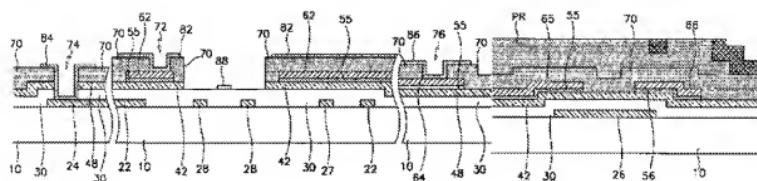
[圖 2]



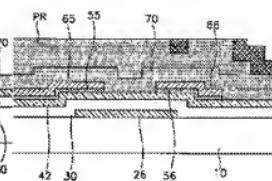
【图3】



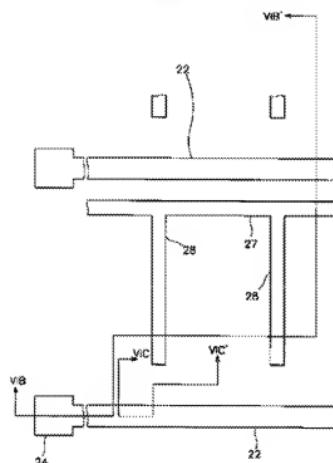
【図4】



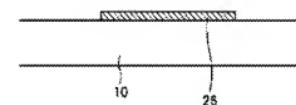
【図14】



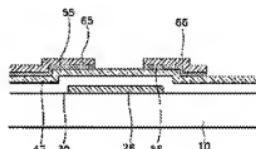
【図6】



【図8】



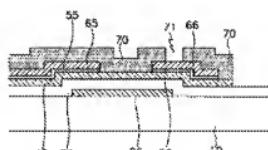
【図11】



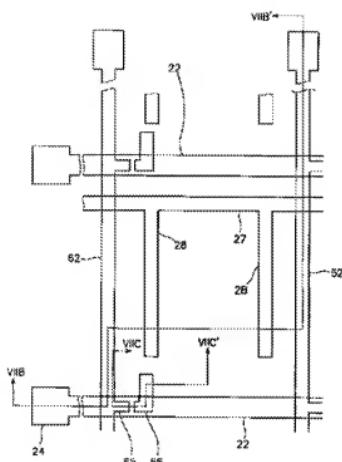
【図7】



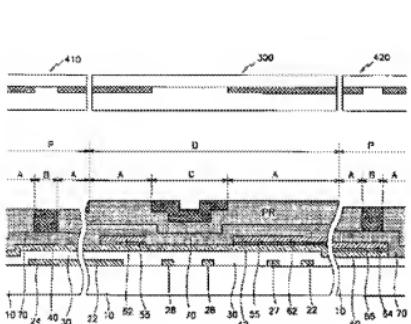
【図19】



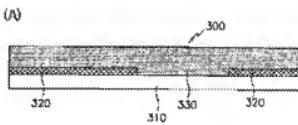
【図9】



〔图13〕

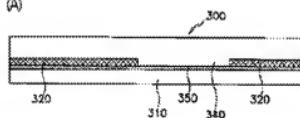


[图 15]

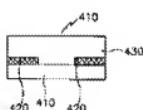


【图 16】

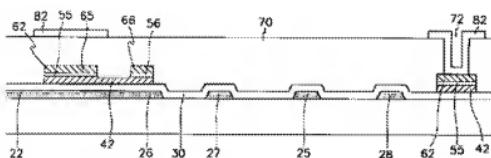
(A)



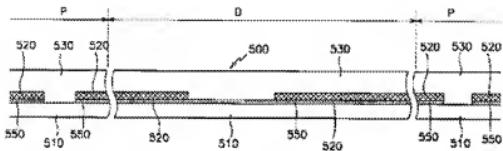
8



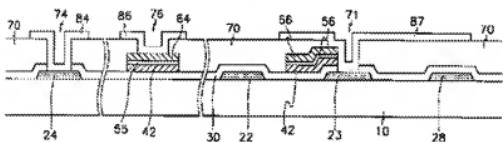
[圖21]



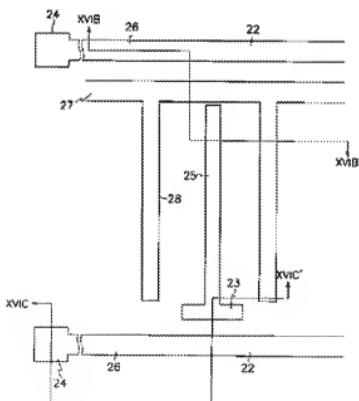
【図17】



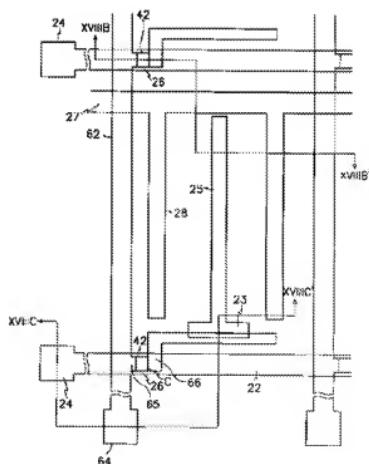
【図22】



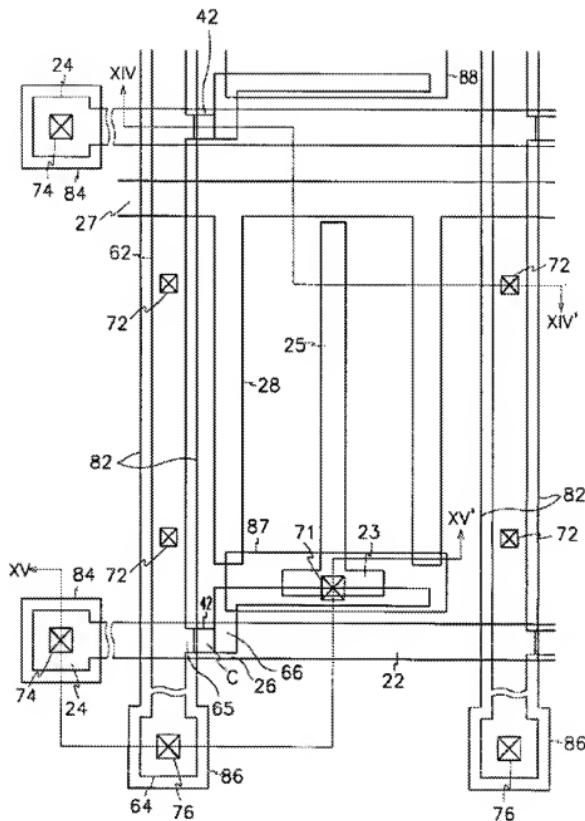
【図23】



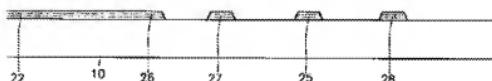
【図28】



〔図20〕



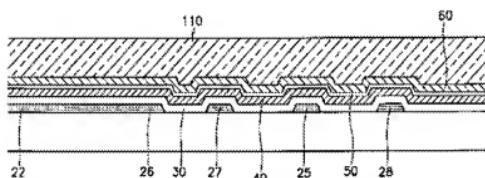
[图24]



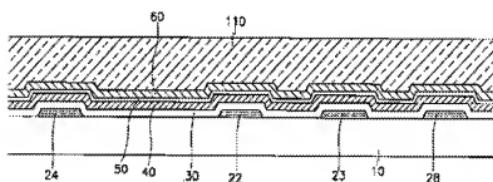
【図25】



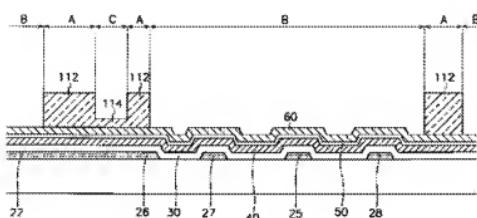
【図26】



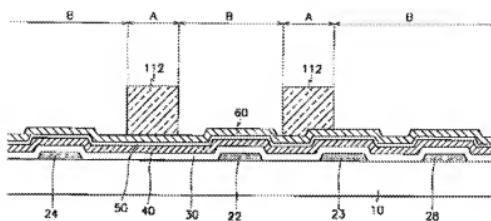
【図27】



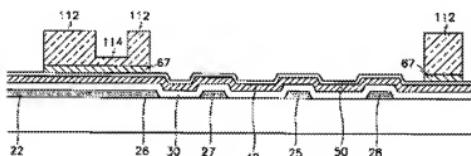
【図29】



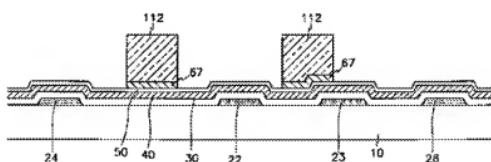
【図30】



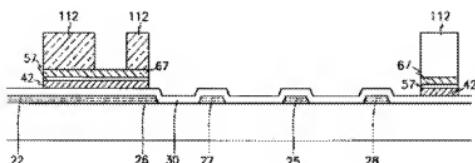
【図31】



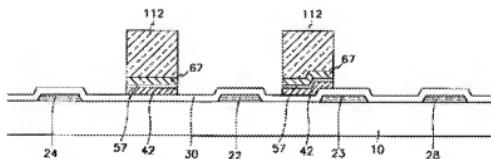
【図32】



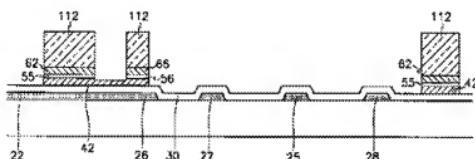
【図33】



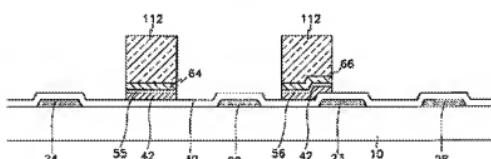
【図34】



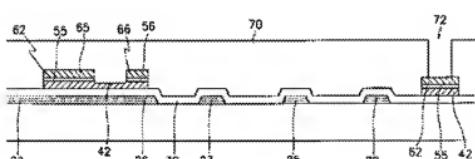
【図35】



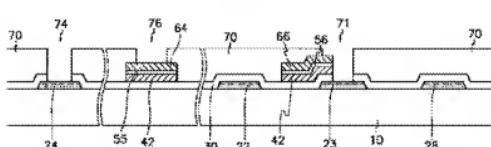
【図36】



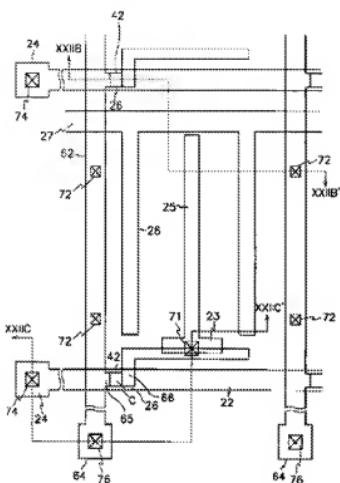
【図38】



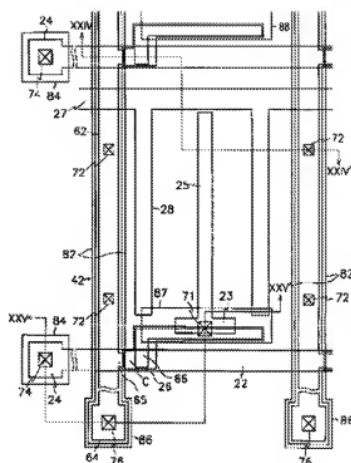
【図39】



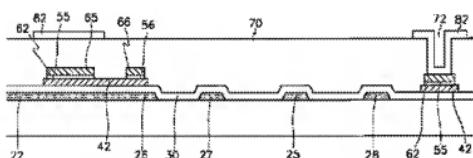
〔図37〕



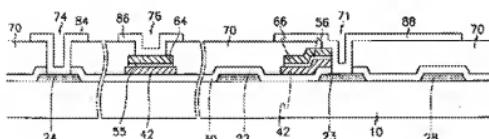
〔圖40〕



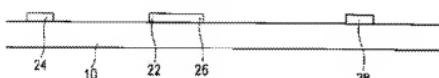
[图4.11]



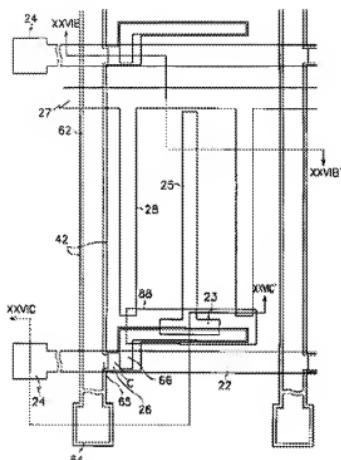
[42]



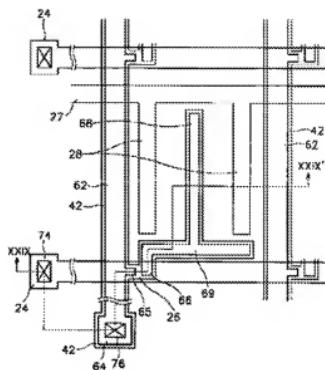
[圖 5-1]



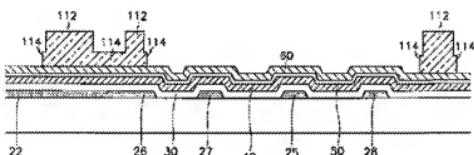
【図4.3】



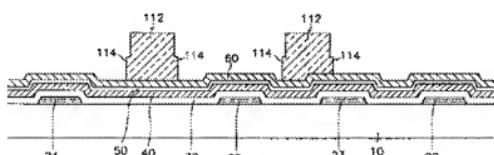
【図4.8】



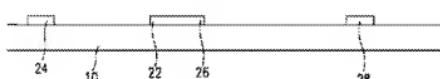
【図4.4】



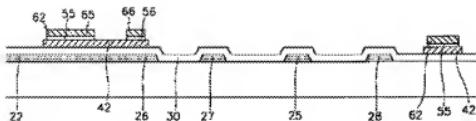
【図4.5】



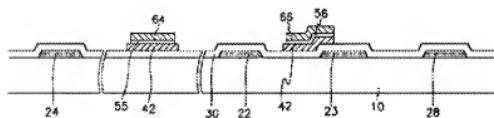
【図5.9】



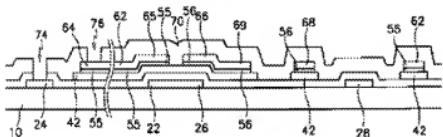
【図4 6】



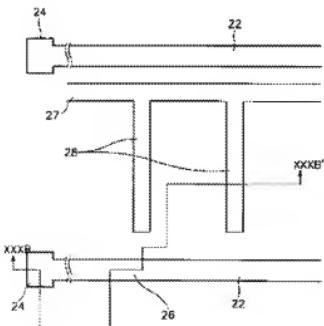
【図4 7】



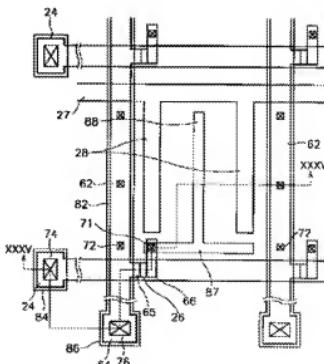
【図4 9】



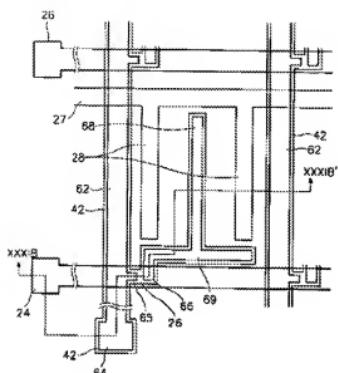
【図5 0】



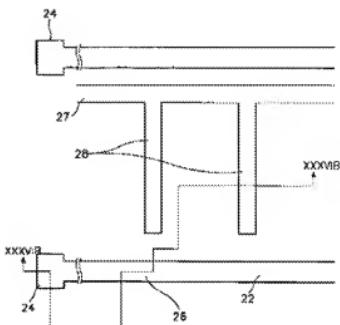
【図5 6】



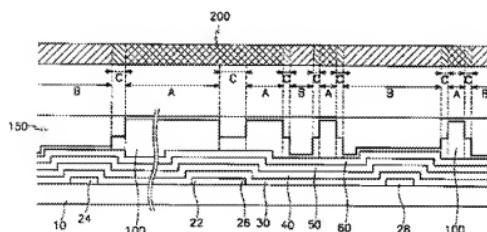
【図52】



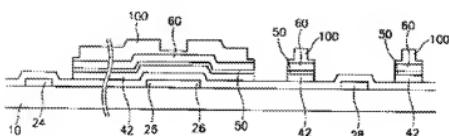
【図58】



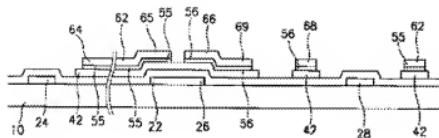
【図53】



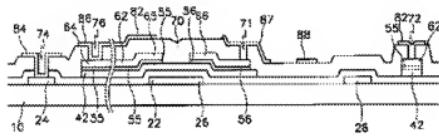
【図54】



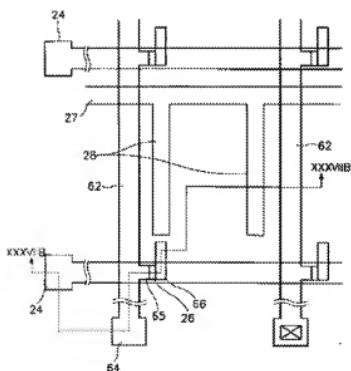
[図55]



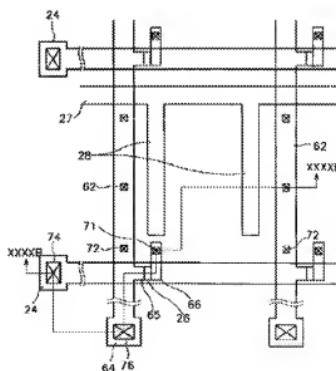
【圖 57】



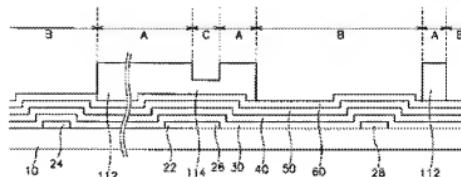
[260]



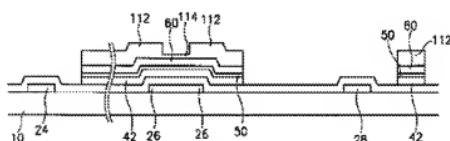
[E64]



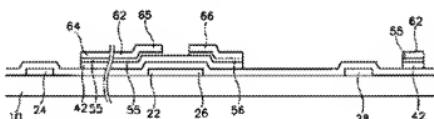
【図6.1】



【図6.2】



【図6.3】



【図6.5】

